

심층분석보고서

26하_SK하이닉스_설계

마감일: 8월26일17시00분

| 노영우 컨설턴트 & 취업 플랫폼 '룩센트'

■ Executive Summary

2026년 8월 현재, SK하이닉스는 메모리 반도체 역사상 유례가 없는 실적 구간을 지나고 있습니다. 2025년 연간 매출 97조 1,467억 원과 영업이익 47조 2,063억 원으로 창사 이래 최대 기록을 세운 데 이어, 2026년 1분기 매출 52조 5,763억 원, 영업이익 37조 6,103억 원(영업이익률 72%), 2분기 매출 79조 3,187억 원, 영업이익 60조 5,426억 원(영업이익률 76%), 순이익 93조 9,226억 원을 기록했습니다. 상반기 누적 매출은 131조 8,950억 원으로 처음 100조 원을 넘었고, 감가상각 차감 전 영업이익(EBITDA) 마진은 81%에 이릅니다. 7월 10일에는 나스닥에 미국주식예탁증서를 상장해 약 45조 원을 조달했으며, 이는 외국 기업으로서는 미국 증시 역대 최대 규모였습니다.

그러나 실적 숫자만 보면 판을 잘못 읽게 됩니다. 카운터포인트리서치 기준 2026년 2분기 범용 D램 매출 점유율은 삼성전자 39%, SK하이닉스 26%, 마이크론 25%, CXMT 7%입니다. SK하이닉스의 점유율은 전년 동기 39%에서 26%로 내려앉았고, 마이크론과의 격차는 1% 포인트까지 좁혀졌습니다. 원인은 두 가지로 지목됩니다. 첫째, HBM 비트 출하 비중이 가장 높아 HBM3E 가격 하락과 HBM4 램프업 지연의 영향을 가장 크게 받았습니다. 둘째, 장기공급계약을 경쟁사보다 이르게 체결해 2026년 상반기 범용 D램 가격 폭등의 수혜를 덜 누렸습니다. 삼성전자는 2026년 2월 업계 최초로 HBM4 양산 출하를 선언했고 5월에는 HBM4E 12단 샘플까지 먼저 공급했습니다.

이 국면이 설계 직무의 의미를 바꿔 놓았습니다. HBM4부터 베이스 다이가 첨단 로직 공정으로 제작되면서 메모리 회사가 사실상 소형 시스템 칩을 설계하게 되었고, 고객사별 맞춤형 커스텀 HBM이 표준을 대체하기 시작했습니다. SK하이닉스가 2026년 6월 신입 설계 인력을 세 자릿수 규모로 뽑고, 산호세에 HBM 아키텍처 설계팀을 별도로 운영하는 이유가 여기에 있습니다. 26년 하반기 채용 공고에서 설계 직무가 회로설계, 배치설계, 회로검증에 더해 CAE(CAD Engineering)를 네 번째 갈래로 명시한 것도 같은 맥락입니다.

인재상 역시 2026년에 다시 쓰였습니다. SK하이닉스는 6월 학력 제한을 전면 폐지했고, 8월 전국 4개 거점 채용설명회에서 범용인공지능 시대에 맞춰 새로 정립한 인재상을 공개했습니다. 최태원 회장이 제시한 생각 근육, 적응 근육, 공감 근육이라는 세 갈래 역량이 그것입니다. SKMS의 VWBE, SUPLEX, 패기라는 기존 뼈대는 유지되지만, 그 위에 "AI가 대체할 수 없는 인간 엔지니어의 근원적 사고력"이라는 새 기준이 얹혔습니다. 이 보고서는 산업 구조, 경쟁 지형, 회사 내부, 인재상, 설계 직무를 순서대로 해부해 지원 전략의 재료를 제공합니다.

■ 1장: 산업(섹터) 분석

● 1-1. 메모리 반도체란 무엇이며, 어떤 물리 위에 서 있는가

반도체는 연산과 제어를 담당하는 시스템 반도체와, 데이터를 저장하고 기억하는 메모리

반도체로 나뉩니다. SK하이닉스는 후자에 집중한 회사이며, 설계 직무를 이해하려면 메모리가 물리적으로 어떤 물건인지부터 정확히 알아야 합니다.

DRAM(Dynamic Random Access Memory) — 전원이 공급되는 동안에만 데이터를 유지하는 휘발성 메모리입니다. 쉽게 말하면 컴퓨터가 지금 이 순간 처리 중인 데이터를 잠시 펼쳐 두는 작업용 책상입니다. 책상이 넓고 손이 빠르면 일 처리가 빨라지지만, 자리를 뜨면 책상 위 서류는 사라집니다. DRAM 셀 하나는 트랜지스터 한 개와 커패시터 한 개로 구성됩니다(1T1C 구조). 커패시터에 전하가 차 있으면 1, 비어 있으면 0으로 읽습니다. 문제는 커패시터에 담긴 전하가 시간이 지나면 새어 나간다는 점입니다. 그래서 일정 주기마다 전하를 다시 채워 넣어야 하는데, 이 동작을 **리프레시(Refresh)**라고 부릅니다. 이 산업에서 리프레시가 중요한 이유는, 리프레시를 자주 할수록 전력이 더 소모되고 그 시간 동안 셀을 읽고 쓸 수 없어 성능이 떨어지기 때문입니다. SK하이닉스 설계자 관점에서 리프레시는 성능, 전력, 신뢰성 사이에서 균형을 잡아야 하는 대표적인 설계 변수이며, 미세화가 진행될수록 커패시터가 작아져 전하 유지 시간이 짧아지므로 난이도가 계속 올라갑니다.

센스 앰프(Sense Amplifier) — 셀에 담긴 극히 작은 전하 차이를 증폭해 0인지 1인지 판별하는 회로입니다. 조용한 방에서 아주 작은 속삭임을 알아듣는 보청기에 비유할 수 있습니다. 이 산업에서 센스 앰프가 중요한 이유는 DRAM의 속도와 오류율을 사실상 이 회로가 결정하기 때문입니다. 셀이 작아질수록 신호는 약해지는데 동작 속도 요구는 높아지므로, 센스 앰프 설계는 메모리 아날로그 회로설계의 정수로 꼽힙니다. SK하이닉스 회로설계 직무에서 아날로그 역량이 중요하게 다뤄지는 이유가 바로 이 지점입니다. 데이터가 오르내리는 세로 배선을 **비트라인(Bitline)**, 특정 행의 셀을 선택하는 가로 배선을 **워드라인(Wordline)**이라 하고, 셀의 묶음을 **뱅크(Bank)**, 모듈 단위 묶음을 **랭크(Rank)**라 부릅니다.

NAND 플래시 — 전원이 끊겨도 데이터를 유지하는 비휘발성 메모리입니다. 사진, 영상, 모델 가중치를 보관하는 창고에 해당하며 SSD의 핵심 부품입니다. NAND는 셀 하나에 몇 비트를 담느냐로 세대가 갈립니다. 셀당 3비트가 TLC, 4비트가 **QLC(Quad Level Cell)**입니다. 셀 하나에 더 많은 비트를 담으면 같은 면적에 더 많은 용량이 들어가 원가가 낮아지지만, 전압 구간을 더 잘게 쪼개야 하므로 읽기 정확도와 내구성이 떨어집니다. AI 데이터센터가 값싼 대용량 저장을 요구하면서 QLC 수요가 폭증했고, SK하이닉스는 자회사 솔리다임을 통해 이 영역에서 강한 위치를 점하고 있습니다.

● 1-2. 왜 메모리는 사이클 산업이며, 2026년의 사이클은 무엇이 다른가

메모리가 사이클 산업으로 불리는 이유는 제품이 표준화된 범용재에 가깝기 때문입니다. 같은 규격의 DDR5 8Gb 칩은 어느 회사 것이든 기능이 동일하므로, 가격은 수요와 공급의 미세한 불균형에도 크게 출렁입니다. 수요가 10% 줄면 중간 유통 단계가 주문을 30~50% 끊는 채찍 효과가 작동하고, 팍은 수요만큼 빠르게 생산을 줄일 수 없으며, 범용 부품 가격은 호황에 폭등하고 불황에 같은 속도로 폭락합니다. SK하이닉스가 2023년 연간 7조 7,303억

원의 영업손실을 냈다가 2025년 47조 원대 흑자로 반전한 진폭이 이 산업의 본질을 보여 줍니다.

다만 2025년 하반기부터 이어진 현재 국면은 과거 사이클과 성격이 다릅니다. 과거의 호황은 PC와 스마트폰 교체 수요가 만들어 낸 것이었지만, 이번 상승은 AI 인프라 투자라는 구조적 수요가 만들어 났습니다. 마이크론 경영진이 2026 회계연도 3분기 실적 발표에서 16건의 전략적 고객 계약(SCA)을 체결했고 그 대부분이 2026년부터 2030년까지 5년짜리이며 물량과 가격 하한이 계약에 못 박혀 있다고 밝힌 것이 상징적입니다. 이 계약들이 모두 이행되면 마이크론 매출의 절반 이상이 장기계약 아래로 들어옵니다. SK하이닉스 역시 2026년 2분기 실적 발표에서 핵심 고객을 포함해 10여 곳과 장기공급계약을 진행 중이라고 공개했습니다. 즉 업계 전체가 사이클의 진폭 자체를 계약으로 눌러 보려 하고 있습니다.

장기공급계약(LTA, Long Term Agreement) — 고객과 여러 해에 걸친 물량과 가격 범위를 미리 확정하는 계약입니다. 아파트 전세 계약처럼 시세가 어떻게 움직이든 약속한 조건이 유지되는 구조입니다. 이 산업에서 중요한 이유는 다운사이클이 왔을 때 매출 하방을 막아 주기 때문입니다. 다만 반대 효과도 있습니다. SK하이닉스가 2026년 2분기 범용 D램 점유율에서 손해를 본 배경 중 하나가, 상승기 초입에 낮은 고정 가격으로 계약을 이미 묶어 둔 탓에 폭등한 현물 가격의 수혜를 덜 받았다는 분석입니다. 설계 직무 관점에서 보면 장기계약은 제품 로드맵의 예측 가능성을 높여 주기 때문에, 개발 일정이 고객의 양산 일정에 더 정교하게 동기화되는 결과를 낳습니다.

● 1-3. 가치사슬 해부: 이익이 고이는 지점은 어디인가

메모리 가치사슬은 크게 다섯 단계로 흐릅니다. 첫째는 소재와 장비입니다. ASML의 극자외선 노광장비, 어플라이드머티리얼즈와 램리서치의 증착 및 식각 장비, 국내외 소재사가 여기 속합니다. 이 단계는 대체 불가능한 독점 장비가 많아 협상력이 매우 강합니다. 둘째가 설계입니다. 아키텍처를 정하고 회로를 그리며 레이아웃을 완성하는 단계로, 자본 투입 대비 제품 경쟁력에 미치는 영향이 가장 큼니다. 셋째가 웨이퍼 팹, 이른바 전공정입니다. 회로를 실리콘 원판에 새기는 단계이며 조 단위 설비 투자가 들어갑니다. 넷째가 패키징과 테스트, 이른바 후공정입니다. 과거에는 부가가치가 낮은 단계로 취급됐지만 HBM 시대에 들어 위상이 완전히 달라졌습니다. 다섯째가 모듈과 세트 고객입니다. 엔비디아, 구글, 아마존, 애플, 삼성전자 세트 부문이 여기 해당합니다.

웨이퍼(Wafer) — 반도체를 만드는 얇고 둥근 실리콘 원판입니다. 큰 김밥 한 줄이라고 생각하면, 그것을 썰어 낸 조각 하나하나가 **다이(Die)**입니다. 이 산업에서 웨이퍼가 중요한 이유는 모든 원가 계산의 기준 단위이기 때문입니다. 웨이퍼 한 장에서 정상 작동하는 다이가 몇 퍼센트나 나오는지를 **수율(Yield)**이라 하며, 수율은 곧 원가이자 이익률입니다. SK하이닉스 설계 직무의 JD에 "제품 불량 분석, 양산 제품 품질 개선, 수율 향상"이 명시돼 있는 이유가 여기 있습니다. 설계자는 도면을 그리고 끝나는 것이 아니라, 양산에서 떨어지는 수율을 회로 차원에서 끌어올리는 책임까지 집니다.

전통적으로 메모리 기업은 설계부터 제조, 판매까지 모두 수행하는 **IDM(종합반도체기업)**입니다. 설계만 하고 제조를 위탁하는 회사가 **팹리스**, 제조만 대행하는 회사가 **파운드리**입니다. 삼성전자, SK하이닉스, 마이크론은 모두 IDM이지만, HBM4부터는 베이스 다이 제조를 파운드리에 맡기는 구조가 등장하면서 이 경계가 허물어지고 있습니다. SK하이닉스는 TSMC에 베이스 다이 제조를 위탁하고, 삼성전자는 자사 파운드리를 활용합니다. 이 차이가 2026년 경쟁 구도의 핵심 변수 중 하나입니다.

● 1-4. 메모리 월과 HBM의 등장

AI 모델을 학습하고 추론하려면 GPU가 막대한 양의 데이터를 초고속으로 읽고 써야 합니다. 그런데 연산 성능은 빠르게 올라간 반면 메모리가 데이터를 실어 나르는 통로의 폭은 그만큼 넓어지지 못했습니다. 연산 장치가 데이터를 기다리며 노는 이 병목을 **메모리 월(Memory Wall)**이라 부릅니다. 8차선 고속도로를 뚫어 놔는데 톨게이트가 2차선이면 결국 톨게이트가 전체 속도를 결정하는 것과 같습니다.

HBM(High Bandwidth Memory, 고대역폭메모리) — 여러 장의 DRAM 다이를 수직으로 쌓아 올린 뒤, 칩을 관통하는 수천 개의 미세 전극으로 아래위를 연결해 데이터 통로를 폭발적으로 넓힌 메모리입니다. 단독주택을 옆으로 늘어놓는 대신 고층 아파트를 세우고 엘리베이터를 여러 대 놓은 구조에 가깝습니다. 이 산업에서 HBM이 결정적인 이유는, AI 가속기의 성능이 사실상 HBM의 대역폭과 용량에 묶여 있기 때문입니다. HBM4는 입출력 단자가 2,048개에 이르러 이전 세대의 두 배로 넓어졌습니다. SK하이닉스 맥락에서 HBM은 2013년 세계 최초 개발 이래 회사의 정체성이자 이익의 원천이며, 설계 직무에서는 적층 구조가 만들어 내는 신호 왜곡과 전력 변동, 발열을 어떻게 잡느냐가 최대 난제로 다뤄집니다.

TSV(Through Silicon Via, 실리콘 관통 전극) — 칩에 미세한 구멍을 수천 개 뚫고 그 안을 구리로 채워 위아래 칩을 잇는 기술입니다. 아파트를 관통하는 엘리베이터 통로에 해당합니다. 중요한 이유는 이것이 HBM의 대역폭을 물리적으로 결정하기 때문이며, 구멍을 뚫는 과정에서 웨이퍼가 얇아지고 응력이 걸려 수율을 떨어뜨리기 때문에 난이도가 극도로 높습니다. SK하이닉스는 이 영역의 축적된 노하우를 경쟁 우위로 내세워 왔습니다.

HBM에는 산업 구조를 바꾸는 부작용이 하나 있습니다. HBM은 다이 크기가 크고 TSV 공정이 추가되므로 같은 비트를 만드는 데 훨씬 많은 웨이퍼를 잡아먹습니다. 마이크론은 HBM1비트 생산에 DDR5 대비 약 300% 많은 웨이퍼 캐파가 필요하다고 밝혔습니다. 그래서 3사가 HBM 증산에 캐파를 몰아넣자 범용 D램 공급이 줄어들었고, 그 결과가 2025년 하반기부터 이어진 범용 메모리 가격 폭등입니다. AI 서버 투자가 PC와 스마트폰 가격까지 밀어 올린 것입니다.

● 1-5. HBM4 전환: 베이스 다이가 로직이 되는 순간

HBM 스택의 맨 아래층에는 데이터 입출력과 제어를 담당하는 칩이 깔립니다. 이것을 **베이스**

다이(Base Die), 또는 **로직 다이**라고 부릅니다. 아파트 1층의 관리사무소이자 전기실에 해당합니다. HBM3E까지 베이스 다이는 메모리 공정으로 만들어도 충분했지만, HBM4부터는 요구 성능이 급등해 첨단 로직 파운드리 공정이 필요해졌습니다. 삼성전자는 4나노 파운드리 공정을, SK하이닉스는 TSMC의 12나노급 로직 공정을 적용했고 차세대 제품에는 더 미세한 공정 적용을 검토하고 있습니다.

이 변화가 왜 산업 구조를 흔드는지가 중요합니다. 베이스 다이가 로직 칩이 되면, 고객사는 자신이 원하는 연산 기능이나 컨트롤러 지식재산을 베이스 다이에 심어 달라고 요구할 수 있게 됩니다. 이것이 **커스텀 HBM(cHBM)**입니다. GPU나 주문형 반도체 안에 있던 일부 기능을 HBM 베이스 다리로 옮겨, 연산 칩의 면적을 아끼고 메모리와 주고받는 통신에 드는 전력을 줄이는 구조입니다. 표준 규격 부품을 납품하던 관계가 고객의 칩과 함께 설계하는 관계로 바뀌는 것이며, 이는 곧 메모리 회사가 아키텍처 설계 역량을 갖춰야 한다는 뜻입니다. SK하이닉스가 2026년 8월 현재 미국 산호세에 HBM 아키텍처 설계팀을 별도 운영하며 고객사와 베이스 다이 설계 현안을 협의하고 있다는 사실이 이 흐름을 그대로 보여 줍니다.

삼성전자는 2026년 2월 12일 HBM4 양산과 고객 출하를 업계 최초로 발표하며 11.7Gbps 상시 전송 속도, 최대 13Gbps 지원, 10나노급 6세대(1c) DRAM 공정, 4나노 로직 베이스 다이를 내세웠습니다. SK하이닉스는 2025년 9월 세계 최초로 HBM4 개발 완료를 선언했으나 실제 고객 양산 공급은 2026년 2분기에 시작됐고, 7월 실적 발표에서 "수율과 품질이 이전 세대에 근접한 성숙 단계에 진입했으며 하반기부터 공급 물량을 본격 확대한다"고 밝혔습니다. 개발 선점과 양산 선점이 갈린 것이며, 이 시차가 2026년 상반기 점유율 변화의 상당 부분을 설명합니다.

● 1-6. 2026년 상반기 가격 폭등과 하반기 둔화: 숫자로 읽는 수급

가격 흐름을 연결해 보면 사이클의 위치가 뚜렷해집니다. 범용 D램 계약 가격은 2025년 4분기에 전분기 대비 45~50% 올랐고, 2026년 1분기에는 93~98% 급등했으며, 2분기에는 45~50% 추가 상승했습니다. 그리고 2026년 3분기 들어 8GBDDR4 기준 계약 가격은 139달러로 전분기 대비 15~20% 상승에 그쳤습니다. 상승세는 이어지지만 기울기는 확연히 완만해졌습니다. 트렌드포스는 이 둔화의 원인으로 전자제품 수요 약화와 높아진 비교 기준을 지목하면서, 메모리 가격이 소비자가 감당할 수 있는 한계에 접근했다고 분석했습니다.

낸드 쪽은 사정이 다릅니다. AI 서버용 eSSD 계약 가격은 2026년 2분기 48~53% 오른 데 이어 3분기에도 20~25% 추가 상승이 전망돼 D램보다 강한 흐름을 보이고 있습니다. 메모리카드와 USB용 범용 낸드(128Gb MLC) 고정거래가격은 2026년 7월 평균 30.1달러로 19개월 연속 상승했습니다. 공급사들이 고단 적층 3D 낸드와 첨단 공정에 생산 역량을 몰아넣으면서 구형 제품의 공급이 오히려 말라붙은 결과입니다.

이 가격 폭등은 산업 밖으로 파급됐습니다. IDC는 2026년 글로벌 스마트폰 출하량이 전년 대비 12.9% 감소한 11억 대 수준으로 10년 이상 만의 최저치를 기록할 것으로 전망했고, 평균판매가격은 14% 오른 523달러로 사상 최고를 예상했습니다. PC 출하량도 11.3%

감소가 전망됐습니다. 메모리 공급난이 세트 시장을 위축시키고, 그 위축이 다시 범용 메모리 수요를 끌어내리는 되먹임이 시작될 수 있다는 경고가 나오는 이유입니다.

● 1-7. NAND와 eSSD: 뒤늦게 도착한 두 번째 파도

2024년과 2025년의 이야기가 HBM이었다면, 2026년의 새로운 화두는 낸드입니다. AI 추론이 본격화되면서 모델 가중치와 검색 대상 데이터를 값싸게, 그러나 빠르게 저장할 계층이 필요해졌기 때문입니다.

eSSD(enterprise SSD) — 데이터센터용 고용량 고신뢰성 SSD입니다. 개인용 SSD가 승용차라면 eSSD는 24시간 달리는 화물트럭에 해당해, 내구성과 일관된 성능이 훨씬 중요합니다. 이 산업에서 eSSD가 중요해진 이유는 AI가 다루는 데이터 총량이 폭증했고, 비싼 HBM에 모든 데이터를 올려둘 수 없으므로 그 아래를 받쳐 줄 저렴한 대용량 저장 수단이 필요해졌기 때문입니다. SK하이닉스는 솔리다임과 함께 60TB, 122TB급 QLC 기반 eSSD 라인업을 갖추고 있습니다.

여기서 한 걸음 더 나간 개념이 **HBF(High Bandwidth Flash)**입니다. HBM이 DRAM을 쌓아 대역폭을 넓혔듯, 낸드를 쌓아 고대역폭 대용량 계층을 만들자는 구상입니다. SK하이닉스와 샌디스크가 국제 표준화를 함께 추진하고 있으며, 2026년 8월 초 산타클라라에서 열린 FMS 2026에서 SK하이닉스는 HBF를 포함한 계층형 메모리 구상을 공개했습니다. HBM은 초고속 연산 근처에, 서버 D램은 중간에, 낸드와 SSD는 대용량 저장에 배치해 데이터 이동을 최소화하겠다는 접근입니다. 같은 전시에서 HBM4E 48GB 12단, HBM4 48GB 16단, 375단 4D 낸드, CXL 기반 기술 시연도 함께 선보였습니다.

CXL(Compute Express Link) — CPU, GPU, 메모리를 유연하게 연결하고 확장하는 차세대 인터페이스 규격입니다. 방마다 불박이장을 따로 두는 대신, 공용 창고를 만들어 필요한 사람이 필요한 만큼 꺼내 쓰게 하는 구조에 비유할 수 있습니다. 중요한 이유는 서버 한 대에 물리적으로 꽂을 수 있는 메모리 용량의 한계를 넘어서게 해 주기 때문이며, SK하이닉스는 CXL 기반 메모리 확장 솔루션을 계층형 메모리 구상의 한 갈래로 배치하고 있습니다.

● 1-8. 미세화의 한계와 그 대응 기술

DRAM은 10나노급 세대를 1x, 1y, 1z, 1a, 1b, 1c 순으로 밟아 왔습니다. SK하이닉스는 10나노급 6세대인 1c 공정을 적용한 제품 양산에 들어갔고, 삼성전자는 1c 기반으로 HBM4를 양산하고 있으며, 마이크론은 이에 대응하는 1감마 공정을 운영합니다. 문제는 물리적 미세화가 한계에 다다랐다는 점입니다. 셀이 작아질수록 커패시터에 담을 전하가 줄어 신호가 약해지고, 배선이 가늘어질수록 저항이 늘어 신호가 늦어집니다.

EUV(극자외선 노광) — 파장이 13.5나노미터로 극히 짧은 빛을 써서 더 미세한 회로 패턴을 새기는 노광 기술입니다. 굵은 붓 대신 세필을 쓰는 것에 해당합니다. 중요한 이유는 이 장비 없이는 특정 미세도 이상으로 나아갈 수 없고, 사실상 ASML 한 회사만 만들 수 있어 지정학적 통제 수단이 되기 때문입니다. SK하이닉스가 나스닥 조달 자금의 사용처에 EUV

스캐너 취득을 명시한 것도 이 장비 확보가 곧 미래 캐파이기 때문입니다.

4F2 — 셀 하나가 차지하는 면적을 기존 6F2에서 4F2로 줄이는 구조 혁신입니다. 같은 평수에 방을 더 많이 넣기 위해 복도를 없애고 방 배치를 바꾸는 것에 가깝습니다. **3D DRAM**은 낸드처럼 DRAM 셀을 수직으로 쌓아 올리는 접근입니다. **하이브리드 본딩**은 칩과 칩 사이의 마이크로 범프를 없애고 구리 배선끼리 곧바로 접합해 더 얇고 촘촘하게 쌓는 기술입니다. HBM4 16단 적층에서는 웨이퍼 두께를 50마이크로미터에서 30마이크로미터 수준까지 줄여야 해서, 이 기술 없이는 수율 확보가 어렵다는 분석이 지배적입니다.

MR-MUF(Mass Reflow Molded Underfill) — 쌓아 올린 칩 사이의 빈 공간에 액체 보호재를 흘려 넣고 한 번에 굳혀 접합과 보호를 동시에 끝내는 SK하이닉스의 고유 패키징 방식입니다. 층층이 필름을 끼워 넣고 한 층씩 눌러 붙이는 경쟁사 방식과 달리, 물엿을 부어 한 번에 굳히는 것에 가깝습니다. 이 산업에서 중요한 이유는 적층이 높아질수록 발생하는 열과 응력을 다스리는 능력이 곧 수율이기 때문입니다. SK하이닉스가 HBM 리더십을 지켜 온 물리적 기반 중 하나가 이 기술이며, 특정 일본 소재사와의 독점적 공급 관계가 진입장벽을 형성해 왔습니다.

● 1-9. 시장 규모와 성장 전망: 기관별 수치의 교차 검증

기관별 전망은 방향은 같고 크기는 다릅니다. 세계반도체무역통계기구(STATISTICA)는 2026년 글로벌 반도체 시장이 전년 대비 25% 이상 성장해 약 9,750억 달러에 이를 것으로 보며, 메모리 부문은 전체 성장률을 웃도는 30%대 증가를 전망합니다. 대신증권은 2026년 메모리 시장이 전년 대비 157% 성장할 것으로 보고 수요와 공급의 괴리가 역사상 최대 수준으로 벌어졌다고 진단했습니다. 시그마인텔은 전 세계 D램 수급 비율이 2025년 8% 공급과잉에서 2026년 12% 공급부족으로 뒤집힐 것으로 봤습니다.

HBM만 떼어 보면 트렌드포스는 2025년 HBM 수요가 전년 대비 130% 이상 성장했고 2026년에도 70%를 넘는 성장을 전망했습니다. 마이크론은 HBM 전체 시장 규모가 2025년 약 350억 달러에서 2028년 약 1,000억 달러로 커진다고 보며, 연평균 40% 안팎의 성장률입니다. UBS는 2026년 HBM 최종 수요 전망치를 전년 대비 88% 증가한 329억 기가비트로, 2027년은 76% 증가한 580억 기가비트로 상향했습니다.

수치가 엇갈리는 대목도 있습니다. 트렌드포스와 대신증권의 성장률 차이는 기준이 다르기 때문입니다. 전자는 비트 기준 수요 성장에, 후자는 가격 상승이 반영된 매출 기준에 무게를 둡니다. 지원 전략 관점에서는 비트 성장과 매출 성장을 구분해서 이해하는 편이 안전합니다. 매출이 157% 늘어도 비트 성장이 20%대라면, 그것은 물량이 아니라 가격이 만든 실적이며 가격이 꺾이는 순간 되돌림이 크다는 뜻이기 때문입니다.

● 1-10. 이 산업을 움직이는 거시 변수와 작동 방식

첫째, 빅테크의 자본 지출입니다. 마이크로소프트, 구글, 아마존, 메타, 오픈AI의 AI 인프라 투자 규모가 HBM 수요를 사실상 결정합니다. 2026년 6월과 7월에 애플의 중국 메모리

공급망 검토결과 메타의 AI 자원 외부 판매 보도가 나왔을 때 메모리 주가가 흔들린 것이 이 민감도를 보여 줍니다.

둘째, 환율입니다. 매출의 대부분을 달러로 받고 원가의 상당 부분을 원화로 지출하는 구조여서, 원달러 환율 상승은 영업이익을 밀어 올립니다. SK하이닉스 2026년 2분기 영업외 항목에 외환 관련 이익이 잡힌 것이 그 예입니다.

셋째, 수출통제와 지정학입니다. 미국은 2024년 12월 HBM과 첨단 장비의 대중국 수출을 통제했고, 2025년에는 한국 기업 중국 공장에 적용되던 검증된최종사용자 지위를 거두고 연간 허가 방식으로 전환했습니다. SK하이닉스는 중국 우시와 다롄에 생산 거점을 두고 있어 이 변화에 노출돼 있습니다.

넷째, 웨이퍼 캐파 배분입니다. HBM에 캐파를 얼마나 배정하느냐가 범용 D램 공급량을 결정하고, 그것이 다시 가격을 움직입니다. 마이크론 경영진이 "HBM 점유율을 D램 점유율에 비례하도록 전략적으로 유지한다"고 밝힌 것은, HBM에 과도하게 몰아주면 나머지 포트폴리오 공급이 무너지기 때문이라는 설명이었습니다. 이 배분 결정은 곧 설계 조직의 제품 우선순위로 내려옵니다.

● 1-11. 산업 트렌드가 설계 직무로 내려오는 경로

여기서 산업 분석과 직무 분석을 잇는 다리를 놓아야 합니다. 지금까지 짚은 흐름은 네 갈래 경로로 설계 업무에 반영됩니다.

첫째, HBM4의 2,048비트 인터페이스와 12단에서 16단으로 올라가는 적층은 신호 무결성과 전력 무결성 문제를 폭증시킵니다. 신호가 촘촘해질수록 옆 배선의 신호가 넘어와 간섭하고, 순간 전류가 몰릴 때 전압이 출렁입니다. JD의 우대 역량에 잡음 성분 분석과 온칩 및 오프칩 설계 분석이 명시된 이유입니다.

둘째, 3차원으로 쌓는 구조는 열과 응력, 전자기 특성을 동시에 풀어야 하는 문제를 만듭니다. 평면 위 회로만 보던 해석에서 벗어나 여러 물리 현상을 함께 계산하는 **멀티피직스 (Multi-physics)** 해석이 필수가 됐습니다. JD에 3D-IC 및 멀티피직스 CAD 환경 구축과 해석 경험이 우대 사항으로 올라온 배경입니다.

셋째, 커스텀 HBM은 고객사별로 서로 다른 베이스 다이 설계를 요구합니다. 제품 하나를 잘 만들어 여러 고객에게 파는 구조에서, 고객마다 다른 제품을 동시에 개발하는 구조로 바뀐다는 뜻입니다. 설계 인력 수요가 산술적으로 늘어날 수밖에 없습니다.

넷째, 설계 복잡도가 폭증하자 도구 자체를 개선하지 않으면 일정을 맞출 수 없게 됐습니다. 그래서 EDA에 AI를 결합하는 흐름이 가속됐고, SK하이닉스가 26년 하반기 설계 JD에 CAE를 네 번째 갈래로 명시하고 AI 기반 메모리 연구개발 솔루션 개발 경험을 우대하는 것이 이 변화의 직접적 산물입니다.

● 1-12. 지원 전략 관점의 시사점

산업을 이해했다는 것은 "AI 때문에 HBM이 잘 팔린다"를 말할 수 있다는 뜻이 아닙니다. 이 산업의 이익이 어디서 만들어지고 어디서 새는지를 설명할 수 있어야 합니다. 지금 이 산업의 이익은 세 곳에서 만들어집니다. HBM의 기술 프리미엄, 범용 D램의 공급 부족 프리미엄, 그리고 낸드와 eSSD의 뒤늦은 상승입니다. 반대로 이익이 새는 지점도 셋입니다. HBM 증산이 잡아먹는 웨이퍼 캐파, 베이스 다이 외주 비용, 그리고 장기계약이 만든 가격 상한입니다.

설계 직무 지원자에게 의미 있는 지점은, 이 여섯 개 항목 중 최소 네 개가 설계 의사결정과 연결된다는 사실입니다. HBM 기술 프리미엄은 회로와 레이아웃의 품질에서 나오고, 웨이퍼 캐파 효율은 다이 면적 최적화에서 나오며, 베이스 다이 외주 비용은 아키텍처 분할 결정에서 나오고, 수율은 설계 여유도와 검증 커버리지에서 나옵니다. 산업 구조를 이 정도 해상도로 이해하고 있다는 것 자체가 설계 직무 준비의 출발점입니다.

■ 2장: 주요 기업 비교 및 대상 회사 포지셔닝

● 2-1. 경쟁 구도를 읽는 세 개의 눈금자

메모리 경쟁을 하나의 순위표로 읽으면 반드시 틀립니다. 최소 세 개의 눈금자를 따로 놓고 봐야 합니다.

첫 번째 눈금자는 범용 D램 매출 점유율입니다. 카운터포인트리서치 기준 2026년 2분기에 삼성전자 39%, SK하이닉스 26%, 마이크론 25%, CXMT 7%였습니다. 직전 분기인 1분기에는 삼성전자 38%, SK하이닉스 29%, 마이크론 22%, CXMT 8%였고, 1년 전인 2025년 2분기에는 SK하이닉스가 39%로 1위, 삼성전자가 33%였습니다. 1년 사이 1, 2위가 뒤집힌 것입니다.

두 번째 눈금자는 HBM 매출 점유율입니다. 2026년 1분기 기준 SK하이닉스 58%, 삼성전자 21%, 마이크론 21% 수준으로 SK하이닉스가 여전히 압도적입니다. 다만 SK하이닉스는 2025년 1분기 69%에서 58%로 11%포인트 내려왔고, 삼성전자는 같은 기간 13%에서 21%로 올라섰습니다. 2026년 HBM4 점유율 전망치로는 SK하이닉스 54~55%, 삼성전자 28~29%, 마이크론 17~18%라는 추정이 제시되고 있으며, 교보증권은 SK하이닉스가 60% 이상을 지킬 것으로 봤습니다. 전망 폭이 넓다는 것 자체가 이 싸움이 아직 끝나지 않았다는 신호입니다.

세 번째 눈금자는 수익성입니다. SK하이닉스는 2026년 2분기 영업이익률 76%, EBITDA 마진 81%를 기록했습니다. 마이크론은 2026 회계연도 3분기 매출총이익률 84.9%, 4분기 가이던스로 86%를 제시했습니다. 점유율에서 밀린 쪽이 수익성에서 앞서는 역전이 나타나는 구간입니다.

● 2-2. 삼성전자 DS부문 메모리사업부

여기서 분석 대상을 정확히 좁혀야 합니다. 비교 대상은 삼성전자 전사가 아니라 DS(Device

Solutions)부문, 그중에서도 메모리사업부입니다. DS부문에는 메모리 외에 시스템LSI와 파운드리가 함께 들어 있고, 이 셋의 손익 구조는 전혀 다릅니다. 메모리사업부의 실적을 파운드리 적자와 뭉뚱그려 읽으면 경쟁 구도를 오독하게 됩니다.

포트폴리오는 DRAM, 낸드, HBM 전 영역을 아우르며 업계 최대 규모의 D램 생산능력을 보유하고 있습니다. 비즈니스 모델의 결정적 차별점은, 메모리와 로직 설계, 파운드리, 첨단 패키징을 한 회사 안에 모두 갖춘 유일한 사업자라는 점입니다. HBM4 베이스 다이를 4나노 자사 파운드리 공정으로 제작하고, HBM4E와 HBM5까지 같은 방식으로 이어 갈 수 있습니다. 설계 단계에서 메모리와 파운드리를 함께 최적화할 수 있다는 점이 커스텀 HBM 시대의 구조적 강점으로 평가됩니다.

강점은 실적으로 드러났습니다. 2026년 2월 12일 업계 최초로 HBM4 양산과 고객 출하를 발표하며 11.7Gbps 상시 속도와 최대 13Gbps를 확보했고, 5월 말에는 세계 최초로 HBM4E 12단 샘플을 고객사에 공급했습니다. HBM4E의 동작 속도는 14Gbps에서 최대 16Gbps로 HBM4 대비 20% 이상 향상됐다고 밝혔습니다. HBM4 누적 매출은 5월 중순 업계에서 가장 먼저 10억 달러를 넘어섰고, 2026년 HBM 매출이 2025년 대비 3배 이상 증가할 것으로 회사는 전망하고 있습니다. HBM4 양산 반년 만에 80% 수율을 달성했다는 관측도 나왔습니다. 범용 D램에서는 DDR5 가격 급등의 수혜를 가장 크게 받아 3분기 연속 매출 1위를 지켰습니다.

약점도 있습니다. HBM3E 세대에서 엔비디아 품질 인증이 지연되며 잃어버린 2년의 후유증이 남아 있고, 파운드리 사업의 수익성 부담이 DS부문 전체 손익을 눌러 왔습니다. 하이브리드 본딩 수율이 아직 안정적이지 않다는 관측도 제기됩니다. 다만 2026년 들어서는 이 약점들이 빠르게 희석되는 국면입니다.

● 2-3. 마이크론 테크놀로지

미국 유일의 메모리 대기업이며, 2026년의 가장 극적인 실적 반전을 보여 준 회사입니다. 2026 회계연도 3분기(2026년 5월 28일 종료) 매출 414억 5,600만 달러로 전년 동기 93억 100만 달러 대비 4배 이상 늘었고, 직전 분기 238억 6,000만 달러에서도 큰 폭으로 뛰었습니다. 미국 회계기준 순이익 282억 4,300만 달러, 비일반회계기준 주당순이익 25.11달러, 매출총이익률 84.9%를 기록했습니다. 4분기 가이드언스로는 매출 500억 달러 안팎, 매출총이익률 약 86%, 주당순이익 31.00달러를 제시했습니다.

비즈니스 모델에서 눈여겨볼 대목은 16건의 전략적 고객 계약입니다. 데이터센터, 소비자, 자동차 전반에 걸쳐 통상 5년(2026~2030년, 자동차는 3년) 기간으로 체결됐고, 계약 물량은 D램의 약 20%, 낸드의 약 3분의 1에 해당합니다. 대형 계약은 가격 상한과 하한을 둔 밴드 형태이며 현금 예치금 같은 금융 약정이 포함됐습니다. 사이클 산업의 변동성을 계약 구조로 억제하려는 시도이며, 업계가 주목하는 이유도 여기 있습니다.

강점은 미국 정부의 반도체 지원, 1감마 공정 조기 양산, 저전력 D램의 데이터센터 채택

선도입니다. HBM4는 1베타 기반으로 주요 고객 플랫폼에 대량 출하 중이며 누적 매출 10억 달러를 넘겼고, HBM4E는 2027년 양산을 목표로 하고 있습니다. 자본 지출은 2026 회계연도 기준 약 200억 달러로 상향했습니다.

약점은 세 가지입니다. 첫째, HBM 물량 규모가 3사 중 가장 작아 절대 점유율이 낮습니다. 둘째, 엔비디아가 중시하는 동작 속도 측면에서 전력 효율 중심 설계를 택한 탓에 초기 요구 조건 충족이 늦었다는 평가가 있었습니다. 셋째, 미국 기업이라는 이유로 지정학적 제약을 가장 크게 받습니다. 중국 모바일 D램 매출이 크게 줄어든 것이 그 사례이며, 삼성전자나 SK하이닉스가 중국에서 가격 조정으로 대응할 때 마이크론은 출하량 자체가 늘립니다.

● 2-4. 키옥시아

일본의 낸드 전문 기업으로, 낸드 플래시를 처음 발명한 도시바에서 분사했습니다. 2026년 1분기 낸드 점유율은 약 13.9%로 3위권입니다. 강점은 샌디스크와 25년 넘게 이어 온 합작 생산 체제입니다. 요카이치와 기타카미 팹을 공유해 세계 최대급 낸드 생산 규모를 확보하고 있으며, 332단 10세대 BiCS 낸드와 PCIe 6.0을 지원하는 CM10 계열 eSSD를 앞세워 AI 스토리지 수요를 겨냥하고 있습니다.

최근 동향은 강세입니다. 2026년 2월 발표한 2025 회계연도 3분기 매출은 5,436억 엔으로 사상 최고를 기록했고, 2026년 생산능력이 조기에 모두 예약됐다고 확인했습니다. 미국 예탁증서 상장도 추진 중입니다.

약점은 명확합니다. DRAM과 HBM 사업이 없어 AI 메모리 경쟁의 중심에서 비껴나 있습니다. 낸드 단일 사업 구조는 사이클이 뒤집혔을 때 방어 수단이 없다는 뜻이기도 합니다. 다만 낸드가 2026년의 두 번째 상승 갈래로 부상하면서, 이 약점이 당분간은 드러나지 않는 국면입니다.

● 2-5. 샌디스크

2025년 2월 웨스턴디지털에서 분사해 나스닥에 재상장한 순수 낸드 및 플래시 기업입니다. 키옥시아와 합작 팹을 공유하며, CBA 구조를 적용한 BiCS8 기술로 비트 밀도를 대폭 끌어올리고 입출력 속도를 4.8Gb/s까지 확보했습니다.

전략적으로 가장 주목할 대목은 SK하이닉스와 HBF 국제 표준화를 함께 추진한다는 점입니다. 경쟁사이면서 동시에 새로운 메모리 계층의 규격을 공동으로 만드는 관계이며, 2026년 8월 FMS 2026에서 오픈컴퓨트프로젝트를 통해 디바이스당 최대 512GB 수준의 첫 기술 규격을 공개했습니다. 표준을 함께 만든다는 것은 시장을 먼저 여는 쪽이 규격 주도권을 갖는다는 뜻이며, SK하이닉스로서는 낸드 영역에서 새로운 프리미엄 시장을 창출하려는 포석입니다. 약점은 키옥시아와 마찬가지로 DRAM과 HBM 부재입니다.

● 2-6. CXMT(창신메모리)

중국 D램의 선봉이며, 2026년 경쟁 구도에서 가장 빠르게 존재감을 키운 회사입니다.

카운터포인트리서치 기준 2026년 2분기 매출이 전년 동기 대비 716% 늘며 점유율 7%로 4위를 굳혔습니다. 2026년 1분기 매출은 73억 달러, 영업이익률은 약 70%로 추정됩니다. 상하이 증시 기업공개를 통해 대규모 자금 조달을 추진했고, DDR5와 LPDDR5 양산으로 중국 내수 시장을 빠르게 장악하고 있습니다.

기술 수준은 아직 격차가 있습니다. 주력 G4 공정은 한국 업체들이 2019년에 양산한 10 나노급 3세대(1z)와 비슷한 수준으로 평가되며, 현재 삼성전자와 SK하이닉스가 쓰는 1b, 1c 공정보다 두세 세대 뒤입니다. EUV 장비를 확보하지 못해 공정이 복잡해지고 수율과 원가에서 불리합니다. HBM 영역에서는 2026년까지 HBM2 수준을 목표로 하는 것으로 알려져 있어, 최첨단과의 거리는 여전히 큼니다.

그럼에도 위협적인 이유는 두 가지입니다. 첫째, 레거시 D램 시장을 잠식하면서 3사 과점 구조를 흔들립니다. 둘째, 카운터포인트 분석에 따르면 기업공개로 확보한 자금을 HBM과 LPDDR6 생산능력 확장에 얼마나 투입하느냐, 그리고 PC를 시작으로 글로벌 1티어 고객사에 진입하느냐가 향후 관건으로 지목됩니다. 중국 정부의 정책 자금과 내수 시장이라는 방패를 감안하면, 이 회사는 단기 변수가 아니라 구조적 변수로 다뤄야 합니다.

● 2-7. YMTC와 난야

YMTC(양쯔메모리)는 중국 낸드의 대표 주자로 2026년 1분기 점유율을 13%까지 끌어올렸습니다. 한국 업체들이 고부가 eSSD에 캐파를 집중하는 사이 범용 낸드 시장을 파고드는 전략이 유효하게 작동하고 있습니다. 난야테크놀로지는 대만의 4위권 D램 업체로, 규모는 작지만 DDR4 등 성숙 공정 제품의 공급자로서 가격 흐름에 영향을 줍니다. 난야 경영진이 메모리 부족이 최소 2028년 하반기까지 이어질 것이라고 경고한 발언은 업계 수급 인식을 보여 주는 지표로 인용됩니다.

● 2-8. 밸류체인 인접 플레이어: TSMC, 엔비디아, EDA 3사

TSMC는 세계 1위 파운드리이며, HBM4부터 SK하이닉스의 베이스 다이 제조 파트너가 되었습니다. SK하이닉스가 베이스 다이의 전공정과 TSV, 후속 배선을 TSMC에 맡기고 웨이퍼 테스트와 적층, 최종 테스트를 자사가 담당하는 분업 구조입니다. 이 구조는 첨단 로직 공정을 확보한다는 장점과 함께, HBM4 판가의 일부가 TSMC로 흘러간다는 원가 부담을 동시에 안깁니다.

엔비디아는 HBM 최대 고객이자 사실상 규격 결정자입니다. SK하이닉스의 2026년 상반기 매출 중 엔비디아 비중은 약 13%, 금액으로 17조 6,000억 원 수준으로 집계됐습니다. 과거 24% 수준에서 상당히 낮아진 것으로, 구글과 아마존 등으로 고객을 넓힌 결과입니다. 한편 2026년 6월 8일 SK하이닉스와 엔비디아는 AI 팩토리용 차세대 메모리 공동 개발과 반도체 설계 및 제조 가속을 위한 장기 기술 파트너십을 발표했습니다. CUDA-X 라이브러리와 PhysicsNeMo 프레임워크를 활용해 TCAD와 계산 리소그래피 처리 속도를 높이고, 협력 범위를 EDA와 시뮬레이션 전반으로 확대하며, 옴니버스와 OpenUSD로 팹 디지털 트윈을

구현하는 내용이 포함됐습니다. 메모리 제조사와 AI 컴퓨팅 플랫폼 기업, EDA 소프트웨어 기업이 개발 단계부터 묶이는 삼각 협력 체계입니다.

EDA(Electronic Design Automation) — 반도체를 설계하고 검증하는 소프트웨어 도구 전체를 가리킵니다. 건축으로 치면 캐드 프로그램에 구조 해석과 안전 검사 기능까지 통합해 놓은 도구입니다. 이 산업에서 EDA가 중요한 이유는, 수십억 개 소자를 사람이 손으로 배치하고 검증하는 것이 불가능하기 때문입니다. 시놉시스, 케이던스, 지멘스EDA가 3강을 이루며, SK하이닉스는 시놉시스의 AI 기반 설계 솔루션을 메모리와 HBM 설계에 활용하는 것으로 알려져 있습니다. 2026년 EDA 업계의 화두는 에이전틱 AI입니다. 지멘스EDA는 2026년 서울 포럼에서 AI가 작업을 계획하고 실행하며 디버깅까지 수행하는 워크플로를 제시하면서, 물리 기반 엔진으로 정확성을 담보하겠다고 밝혔습니다. AI가 EDA 도구를 스스로 실행하고 검증하며 수정하는 자가 검증형 설계가 확산되면서, EDA 경쟁의 초점이 속도에서 신뢰로 옮겨가고 있습니다.

● 2-9. SK하이닉스의 포지셔닝 재정의

이 모든 것을 종합하면 SK하이닉스의 2026년 하반기 위치는 다음과 같이 규정됩니다.

제품 포지션은 HBM 중심의 고부가 프리미엄이며, 거래 구조는 소수 대형 고객과의 장기계약 기반 B2B입니다. 판매 방식은 표준 규격 공급에서 고객 맞춤형 공동 설계로 이동 중입니다. 범용 D램에서는 점유율 2위로 밀렸으나 HBM에서는 여전히 절반 이상을 쥐고 있고, 수익성 지표에서는 업계 최상위권입니다.

한 문장으로 압축하면, 물량 기준 1위 자리는 내주었지만 이익 기준 최상위와 HBM 기준 선두를 지키는 구조입니다. 다만 이 포지션은 안정적이지 않습니다. HBM 점유율은 2025년 1분기 69%에서 2026년 1분기 58%로 내려왔고, 범용 D램 점유율은 1년 만에 39%에서 26%로 떨어졌습니다. 프리미엄 영역에 집중한 결과 범용 상승 국면의 과실을 상대적으로 덜 가져갔다는 해석과, HBM4 램프업이 늦어 프리미엄 영역에서도 선점 효과가 줄었다는 해석이 함께 제기됩니다.

● 2-10. 2026년 상반기 점유율 변화의 해부

이 대목은 정확히 이해할 필요가 있습니다. 카운터포인트리서치 분석에 따르면 SK하이닉스의 2026년 2분기 D램 매출은 전년 동기 대비 214% 증가했습니다. 매출은 세 배 이상 늘었는데 점유율은 39%에서 26%로 떨어진 것입니다. 시장 전체가 더 빠르게 커졌다는 뜻이며, 그 성장의 과실을 경쟁사가 더 많이 가져갔다는 뜻입니다.

원인으로 지목된 두 가지는 앞서 언급한 대로입니다. 첫째, SK하이닉스는 경쟁사 대비 HBM 비트 출하량과 매출 비중이 가장 높습니다. 2026년 2분기에 범용 D램 가격은 급등한 반면 HBM 평균 가격은 전년 대비 하락했습니다. 기존 HBM3E 제품 가격이 내려가는 가운데 HBM4 램프업이 늦어지면서 HBM 평균 단가가 늘었고, HBM 비중이 큰 SK하이닉스가 그 영향을 가장 크게 받았습니다. 둘째, 장기공급계약을 경쟁사보다 이르게 체결한 탓에, 계약에

설정된 가격 상한이 현물 가격 급등의 수혜를 제한했습니다.

이 해부가 중요한 이유는, 점유율 하락을 기술력 저하로 오독하지 않기 위해서입니다. 이것은 제품 믹스와 계약 구조가 만든 결과이며, 뒤집어 말하면 가격이 꺾이는 국면에서는 같은 구조가 방어막으로 작동합니다. 다만 HBM4 램프업 지연이라는 요인만큼은 순수한 실행 이슈이며, 이 부분이 설계와 양산 조직에 가해지는 압력의 근원입니다.

● 2-11. 베어 케이스: 무엇이 이 이야기를 무너뜨릴 수 있는가

균형 잡힌 판단을 위해 비관 시나리오를 정리합니다.

첫째, 사이클의 본질은 사라지지 않았습니다. 장기계약이 늘었다지만 최종 수요가 꺾이면 계약은 재협상되거나 물량이 지연됩니다. 트렌드포스가 지적한 대로 메모리 가격이 소비자 수용 한계에 도달했고, 스마트폰과 PC 출하량이 두 자릿수 감소로 전망되는 상황은 수요 파괴가 이미 시작됐다는 신호로 읽힐 수 있습니다.

둘째, HBM 공급과잉 가능성입니다. 3사가 모두 HBM 캐파를 늘리고 있으며, 공급자가 늘어나면 급격한 가격 하락보다는 프리미엄 축소와 평균판매가격 상승률 둔화 형태로 나타날 가능성이 큼니다. 실제로 2026년 2분기에 HBM 평균 가격이 전년 대비 내려간 것이 그 조짐입니다.

셋째, 경쟁사의 추격이 실체를 갖췄습니다. 삼성전자는 HBM4 양산, HBM4E 샘플 공급, HBM5 구상 공개에서 모두 SK하이닉스보다 빨랐고, 일부 증권사는 2027년 HBM 1위 교체 가능성을 전망합니다. 마이크론은 D램 점유율을 1%포인트 가까이 좁혔습니다.

넷째, 커스텀 HBM이 마진 구조를 바꿉니다. 베이스 다이를 파운드리에 위탁하면 판가의 상당 부분이 외부로 나갑니다. 가격이 오른 만큼 이익률이 오르지 않는 구조가 고착될 수 있습니다.

다섯째, 고객 집중입니다. 엔비디아 의존도를 낮췄다고는 하나 소수 대형 고객이 매출의 큰 몫을 차지하는 구조는 그대로입니다. 미국 매출 비중이 2025년 기준 64.1%에 이릅니다.

여섯째, 자본 지출 부담입니다. 용인과 청주에 걸친 대규모 투자가 다운사이클과 겹치면 현금흐름 압박으로 돌아옵니다. 2026년 2분기 말 현금성 자산 88조 원, 순현금 69조 4,000억 원으로 현재는 매우 견고하지만, 이 완충 장치도 무한하지 않습니다.

일곱째, 노사와 보상 문제입니다. 2026년 8월 현재 임금 및 단체협상에서 성과급의 자사주 지급 방식을 놓고 난항이 이어지고 있으며, 이것이 HBM4 생산에 영향을 줄 수 있다는 우려가 제기됐습니다. 사상 최대 실적 구간일수록 보상 기대와 실제 배분 방식 사이의 간극이 커지는 역설입니다.

● 2-12. 지원 전략 관점의 시사점

경쟁사 분석에서 흔한 오류는 한 시점의 순위표만 외우는 것입니다. 2026년 하반기 시점에서

이 산업을 제대로 읽었다는 증거는 다음 세 가지를 구분해 말할 수 있느냐입니다. 첫째, 범용 D램 순위와 HBM 순위와 수익성 순위가 서로 다르다는 점. 둘째, SK하이닉스의 D램 점유율 하락이 제품 믹스와 계약 구조에서 비롯됐다는 점. 셋째, HBM4 세대에서 개발 선점과 양산 선점이 같았고 그 시차가 실적에 반영됐다는 점입니다.

설계 직무 지원자에게 특히 의미 있는 결론은, 이 경쟁의 승부처가 사양 경쟁에서 실행 경쟁으로 옮겨갔다는 사실입니다. 업계에서는 사양보다 양산에서의 품질 일관성과 납기 신뢰성이 최종 점유율을 가른다는 분석이 우세합니다. 이는 곧 설계 단계에서 얼마나 여유도를 확보하고, 얼마나 촘촘히 검증하며, 얼마나 제조 가능성을 고려해 레이아웃을 짜느냐가 회사의 시장 지위로 이어진다는 뜻입니다.

■ 3장: 대상 회사 심층 분석

● 3-1. 사업 구조: DRAM과 NAND의 비중이 말하는 것

SK하이닉스는 메모리 단일 사업 회사입니다. 파운드리도, 세트 사업도, 시스템 반도체 사업부도 없습니다. 이 구조는 집중의 강점과 분산 불가의 약점을 동시에 가집니다.

미국 증권거래위원회에 제출한 등록신고서 기준으로 2025년 DRAM은 총매출의 77.1%, 낸드는 21.3%를 차지했고, 2026년 1분기에는 DRAM 77.3%, 낸드 22.0%였습니다. 2026년 2분기에는 낸드 가격 급등의 영향으로 DRAM 73%, 낸드 27% 수준으로 낸드 비중이 일시적으로 올라섰습니다. 이 변화 자체가 2026년 하반기 산업의 특징을 보여 줍니다. 상반기까지의 이야기가 D램이었다면, 하반기 들어 낸드와 eSSD가 실적 기여를 키우고 있습니다.

HBM은 DRAM 매출 안에 포함되며 별도 공시되지 않습니다. 다만 회사는 2025년 HBM 매출이 전년 대비 두 배 이상 성장하며 사상 최대 실적을 견인했다고 밝혔고, 2026년 2분기 실적 발표에서도 AI 서버용 고성능 제품이 가격 상승을 주도했다고 설명했습니다. 응용처 구분에서는 서버와 데이터센터가 압도적 비중을 차지하는 구조이며, 모바일과 PC는 상대적으로 비중이 줄어드는 흐름입니다.

● 3-2. 지역별 매출과 고객 집중도

지역별 구조는 편중이 뚜렷합니다. 2025년 기준 미국 매출이 전체의 64.1%인 84조 6,000억 원, 중국이 24.6% 수준입니다. 미국 매출은 AI 서버와 가속기용 HBM 및 서버 D램이, 중국 매출은 모바일용 저전력 D램과 낸드가 중심입니다.

고객 집중도는 개선 중입니다. 엔비디아 비중은 과거 24% 수준에서 2026년 상반기 약 13%(17조 6,000억 원)로 낮아졌습니다. 이는 엔비디아 물량이 줄어서가 아니라 구글, 아마존 등 자체 칩을 설계하는 클라우드 사업자와 여타 고객이 늘었기 때문입니다. UBS는 SK하이닉스가 구글 최신 TPU 계열의 첫 번째 HBM3E 공급사가 될 것으로 분석하기도

했습니다. 고객 다변화는 커스텀 HBM 시대에 더욱 중요해집니다. 고객이 늘어난다는 것은 설계해야 할 베이스 다이 변종이 늘어난다는 뜻이며, 설계 인력 수요와 곧바로 연결됩니다.

● 3-3. 솔리다임과 eSSD 포지션

솔리다임(Solidigm) — SK하이닉스가 2020년 인텔 낸드 사업을 약 90억 달러에 인수하기로 하면서 이를 운영하기 위해 설립한 미국 자회사입니다. 캘리포니아 산호세에 본사를 두고 있습니다. 이 회사가 중요한 이유는, SK하이닉스 본체가 모바일 낸드에 강한 반면 솔리다임은 데이터센터용 고용량 QLC eSSD에 강해 서로 겹치지 않고 보완하기 때문입니다.

그룹 합산 기준으로 SK하이닉스와 솔리다임은 트렌드포스 집계에서 2025년 4분기 eSSD 매출 약 32억 6,000만 달러, 점유율 30.2%로 2위에 올랐습니다. 1위 삼성전자는 33.8%였습니다. 전분기 대비 75% 이상 성장해 상위 업체 중 가장 빠른 증가세를 보였습니다. 낸드 전체로는 2026년 1분기 기준 18.5% 점유율로 세계 2위입니다.

지원자 관점에서 유의할 점은, 솔리다임은 별도 법인이며 SK하이닉스 본사의 설계 조직과 조직 체계가 다르다는 사실입니다. 낸드 컨트롤러와 SSD 설계는 솔루션 개발 영역에 더 가깝고, SK하이닉스 국내 설계 직무는 DRAM과 낸드 다이 자체의 회로 및 레이아웃 설계가 중심입니다. 이 구분을 뭉개면 직무 이해도가 알아 보이게 됩니다.

● 3-4. 재무: 숫자로 본 2025년부터 2026년 2분기까지

한국채택국제회계기준 연결 기준으로 정리하면 다음과 같습니다.

2025년 연간은 매출 97조 1,467억 원, 영업이익 47조 2,063억 원(영업이익률 49%), 순이익 42조 9,479억 원입니다. 전년 대비 매출은 55.8%, 영업이익은 106.3% 증가했습니다. 2025년 4분기만 보면 매출 32조 8,267억 원, 영업이익 19조 1,696억 원입니다.

2026년 1분기는 매출 52조 5,763억 원, 영업이익 37조 6,103억 원(영업이익률 72%), 순이익 40조 3,459억 원으로 분기 매출 50조 원을 처음 넘어섰습니다.

2026년 2분기는 매출 79조 3,187억 원, 영업이익 60조 5,426억 원(영업이익률 76%), 순이익 93조 9,226억 원(순이익률 118%)입니다. 전년 동기 대비 매출 256.8%, 영업이익 557.2% 증가이며 전분기 대비로도 매출 50.9%, 영업이익 61% 늘었습니다. 감가상각비와 무형자산상각비 4조 원을 더한 EBITDA는 64조 6,000억 원, EBITDA 마진율은 81%입니다. 상반기 누적 매출은 131조 8,950억 원입니다.

주의할 대목이 둘 있습니다. 첫째, 2분기 순이익률 118%는 영업이익보다 순이익이 크다는 뜻이며, 환율 상승에 따른 외환 관련 이익 등 영업외 항목이 크게 반영된 결과입니다. 본업의 이익 창출력을 볼 때는 영업이익률 76%를 기준으로 삼는 편이 정확합니다. 둘째, 사상 최대 실적임에도 발표 당일 주가는 하락했습니다. 시장 기대치를 약 5% 밑돌았기 때문입니다. 실적의 절대 크기보다 기대 대비 위치가 주가를 움직인다는 사실을 보여 주는 사례입니다.

재무 안정성은 매우 견고합니다. 2026년 2분기 말 현금성 자산 88조 원, 순현금 69조 4,000억 원입니다. 다운사이클이 오더라도 상당 기간 버틸 수 있는 완충 장치를 확보했습니다.

● 3-5. 나스닥 상장과 자금 조달 구조

2026년 상반기 회사 차원의 가장 큰 사건은 미국주식예탁증서 상장입니다.

ADR(American Depositary Receipt, 미국주식예탁증서) — 해외 기업의 주식을 미국 예탁기관에 맡기고, 그 주식을 기초로 발행해 미국 증시에서 거래되게 만든 증서입니다. 원본 그림을 금고에 넣어 두고 그 소유권을 나타내는 교환권을 유통시키는 것에 비유할 수 있습니다. 중요한 이유는 미국 투자자가 자국 시장에서 손쉽게 매매할 수 있게 되어 자금 조달 폭이 넓어지고, 미국 경쟁사 대비 저평가된 기업가치를 재평가받을 기회가 생기기 때문입니다.

경과는 다음과 같습니다. 2026년 3월 미국 증권거래위원회에 비공개로 등록신청서를 제출했고, 6월 24일 이사회에서 신주 1,779만 주를 기초로 한 예탁증서 발행을 의결했습니다. 이사회 결의 전날 종가 255만 5,000원 기준 발행 규모는 45조 4,534억 원입니다. 예탁증서 1단위는 보통주 0.1주에 해당하며, 7월 10일 나스닥 글로벌 셀렉트 마켓에서 SKHY라는 종목 기호로 거래를 시작했습니다. 기존 보통주는 한국거래소에서 000660으로 계속 거래됩니다. 수요예측에서 공모 물량의 7배를 넘는 주문이 몰렸고, 약 70억 달러 규모의 앵커 주문이 포함됐습니다. 외국 기업으로서는 미국 증시 역대 최대 규모였고, 전체로도 상위권에 드는 대형 거래였습니다. 조달액은 약 265억 달러로 집계됩니다.

자금 사용처는 전액 시설자금으로 명시됐습니다. 용인 반도체 클러스터 1기 팹 건설, 청주 P&T7 첨단 패키징 팹 건설과 장비, 그리고 EUV 스캐너 취득입니다. 용인 1기 팹에는 총 31조 원이 투입되며, 이미 집행한 4조 4,000억 원을 제외한 26조 6,000억 원을 2030년까지 나누어 집행합니다. 연도별로 2026년 7조 4,000억 원, 2027년 10조 1,000억 원, 2028년 6조 6,000억 원, 2029년 2조 5,000억 원 순입니다.

● 3-6. 캐팩스와 생산 거점 로드맵

2026년 투자 규모는 40조 원 후반대로 예상되며, 청주 M15X 양산 일정을 앞당기고 용인 1기 팹 클린룸을 2027년 초에 가동하는 것이 목표입니다. 애초 2027년 5월로 잡혀 있던 용인 1기 클린룸 개설을 2월로 앞당긴 것으로 알려졌습니다.

중장기 그림은 더 큼니다. 최태원 회장은 나스닥 상장을 기념한 자리에서 D램 증산을 위해 용인에 약 600조 원, 낸드 증산을 위해 청주에 약 100조 원 규모의 투자를 앞당겨 실시하겠다고 밝혔습니다. 최근에는 용인 D램 팹 Y2에 35조 2,000억 원을 투입해 2029년 첫 클린룸을 열고 HBM 등 차세대 D램을 생산하며, 청주 낸드 팹 M17에 19조 1,000억 원을 투입해 2028년 가동을 시작한다는 계획도 공개됐습니다. 두 팹을 합쳐 54조 원 규모입니다. 여기에 2026년 1월 이사회가 승인한 청주 HBM 패키징 전용 팹 투자가 더해집니다.

이 투자 계획이 설계 직무와 연결되는 지점은 명확합니다. 팹이 늘어난다는 것은 생산할 제품이 늘어난다는 뜻이고, 제품이 늘어난다는 것은 설계해야 할 다이가 늘어난다는 뜻입니다. 2026년 6월 신입 설계 인력을 세 자릿수 규모로 뽑겠다고 발표한 배경에는 이 캐파 확장 계획이 놓여 있습니다.

● 3-7. 전략 방향: 프로바이더에서 크리에이터로

회사의 자기 규정은 최근 몇 년 사이 두 번 바뀌었습니다. 2025년 초까지는 "풀 스택 AI 메모리 프로바이더"였습니다. 고객이 원하는 제품을 필요한 때에 공급하는 역할입니다. 그리고 2025년 11월 3일 서울 코엑스에서 열린 SK AI 서밋 2025에서 곽노정 대표이사 사장은 "풀 스택 AI 메모리 크리에이터(Full Stack AI Memory Creator)"라는 새 규정을 내놓았습니다.

곽 사장은 "지금까지 SK하이닉스는 고객이 원하는 제품을 적시에 공급하는 풀 스택 AI 메모리 프로바이더 역할을 해왔다"며 "앞으로는 고객이 가진 문제를 함께 해결하며 생태계와 활발히 협업해 고객이 기대하는 것 이상의 가치를 제공할 것"이라고 밝혔습니다. 같은 자리에서 "공동 설계자이자 파트너, 생태계 기여자"라는 표현도 썼습니다.

2026년 들어서도 이 방향은 유지되고 강화됐습니다. 곽 사장은 3월 25일 제78기 정기주주총회에서 "HBM4, HBM4E, 고객 맞춤형 커스텀 HBM을 차질 없이 준비하고 AI D램 및 AI 낸드로 시장 주도권을 강화하겠다"고 밝혔습니다. 나스닥 상장 직후 인터뷰에서는 "내년은 공급 측면에서 업계 역사상 가장 어려운 해가 될 것"이며 "2030년 이후에도 고객 수요가 회사의 공급 능력을 웃도는 상황이 이어질 것"이라고 전망했습니다.

이 변화가 문구 수준의 수사가 아니라는 증거는 조직에서 나타납니다. 산호세의 HBM 아키텍처 설계팀은 미국 주요 고객사와 HBM 및 3D 적층 D램의 베이스 다이 설계 현안을 협의하고, 고객 요구를 반영한 차세대 HBM 아키텍처를 개발합니다. 현지 기술 지원 조직이 아니라 제품 개발 과정에서 고객사와 함께 설계하는 조직이며, 2026년 8월 현재 이 조직에서 근무할 개발자를 채용 중입니다. 고객의 문제를 함께 푸는 크리에이터라는 규정이 실제 설계 조직의 배치로 구현된 사례입니다.

● 3-8. 제품 로드맵: HBM4부터 계층형 메모리까지

SK AI 서밋 2025에서 공개된 로드맵은 다음과 같습니다. 2026년부터 2028년 사이에 HBM4 16단, HBM4E 8단과 12단과 16단, 커스텀 HBM4E를 순차 출시하며, HBM5와 HBM5E는 2029년부터 2031년 사이에 선보입니다. 같은 기간 DDR6, GDDR7 후속 제품, 400단 이상 4D 낸드도 포함됩니다.

새로운 메모리 솔루션은 세 갈래로 제시됐습니다. 커스텀 HBM, AI-D(AI D램), AI-N(AI 낸드)입니다. AI-N은 다시 초고성능 스토리지를 겨냥한 AI-N P(Performance), 낸드를 적층해 대역폭을 넓히는 AI-N B(Bandwidth) 등으로 나뉘며, AI-N P는 2026년 말 샘플 출시가 예정돼 있습니다.

2026년 들어 실제 공개된 제품들을 보면 로드맵이 이행되고 있음을 확인할 수 있습니다. 1월 CES 2026에서 HBM4 16단 48GB를 처음 공개했고 SOCAMM2, LPDDR6를 함께 전시하며 커스텀 HBM 구조를 시각화한 AI 시스템 데모존을 운영했습니다. 6월 말에는 HBM4E 12단 샘플 공급을 시작했고, 7월 실적 발표에서 HBM4E 샘플 공급 완료와 2027년 본격 양산 목표를 밝혔습니다. 8월 초 FMS 2026에서는 HBM4E 48GB 12단, HBM4 48GB 16단, HBM3E 36GB 12단, SOCAMM2, 375단 4D 낸드, CXL 시연을 선보이며 계층형 메모리 구상을 공식화했습니다. 발열을 낮추기 위해 패키지 안에 냉각 요소를 넣는 iHBM 개념도 차세대 기술로 제시됐습니다.

● 3-9. 기술 해자와 그 유효성

SK하이닉스의 기술적 방어선은 네 겹입니다.

첫째, HBM 선점의 누적 효과입니다. 2013년 세계 최초 개발 이래 전 세대에서 축적한 설계 자산과 공정 노하우, 고객 신뢰가 여기 속합니다.

둘째, MR-MUF 패키징입니다. 어드밴스드 MR-MUF는 기존 대비 생산성을 크게 높이고 열 방출 성능을 개선한 것으로 알려져 있으며, 특정 일본 소재사와의 공급 관계가 진입장벽을 형성합니다.

셋째, 고객과의 조기 협업 체계입니다. 회사는 2026년 1분기 실적 발표에서 "주요 고객사와 초기 단계부터 긴밀하게 협력해 선제적으로 개발 및 공급 체계를 구축해 왔다"고 설명했습니다. 산호세 설계 조직이 이 체계의 물리적 구현입니다.

넷째, 생산 거점의 지리적 분산과 규모입니다. 이천과 청주의 국내 거점, 우시와 다롄의 중국 거점, 그리고 용인 신규 클러스터가 여기 해당합니다.

다만 이 해자의 유효성은 재평가가 필요합니다. HBM4 세대에서 베이스 다이 제조를 외부에 맡기게 되면서 수직 통합의 이점이 일부 희석됐고, 삼성전자가 자사 파운드리로 이 영역을 내재화한 것과 대비됩니다. 또 하이브리드 본딩이 본격화되면 MR-MUF의 상대적 우위가 재조정될 수 있습니다. 기술 해자는 고정된 자산이 아니라 세대마다 다시 증명해야 하는 것이며, 그 증명의 최전선에 설계 조직이 서 있습니다.

● 3-10. 연혁과 법인 이력의 정확한 구분

이 회사의 역사는 사명과 지배구조가 여러 번 바뀌었으므로 시점을 정확히 구분해야 합니다.

1983년 현대전자산업이 설립되며 시작됐습니다. 1999년 외환위기 이후 산업 구조조정 과정에서 현대전자가 LG반도체를 흡수합병했습니다. 2001년 사명을 하이닉스반도체로 바꾸고 현대그룹에서 분리돼 채권단 관리 체제에 들어갔습니다. 2012년 SK그룹이 인수하며 SK하이닉스로 출범했고, 당시에는 연 2,000억 원대 적자 기업이었습니다. 2013년 세계 최초로 HBM을 개발했으며 같은 해 중국 우시 공장 화재를 겪었습니다. 2018년 도시바 메모리 인수 컨소시엄에 참여했고, 2020년 인텔 낸드 사업 인수를 발표해 솔리다임 설립으로

이어졌습니다. 2022년과 2023년 다운사이클로 2023년 7조 7,303억 원의 영업손실을 냈고, 2024년과 2025년 HBM 주도로 사상 최대 실적을 이어 갔습니다. 2026년 7월 나스닥 예탁증서 상장을 완료했습니다.

주의할 점은 현대전자와 하이닉스반도체 시기의 자료를 현재 법인의 사실로 단정해서는 안 된다는 것입니다. 특히 조직 문화나 인사 제도 관련 자료는 SK그룹 편입 이후와 이전이 근본적으로 다릅니다.

● 3-11. 리스크 요인: 무엇이, 왜, 얼마나, 어느 정도

지정학 및 규제 리스크. 무엇이 문제인가 하면, 미국의 대중국 수출통제와 중국 공장에 대한 장비 반입 제한입니다. 왜 발생하는가 하면, 미국과 중국의 기술 패권 경쟁이 반도체를 전략 물자로 다루기 때문입니다. 발생 가능성은 이미 현실화된 수준입니다. 2024년 12월 HBM과 장비의 대중국 수출이 통제됐고, 2025년에는 검증된최종사용자 지위가 취소돼 연간 허가 방식으로 바뀌었습니다. 영향도는 중간에서 높음입니다. SK하이닉스는 2026년 연간 허가를 확보해 최악은 피했으나, 계획 밖 장비 반입이 필요해지는 순간 불확실성이 되살아납니다.

경쟁 리스크. 무엇이 문제인가 하면, 삼성전자의 HBM4 선제 양산과 마이크론의 D램 점유율 추격, CXMT의 레거시 침투가 동시에 진행된다는 점입니다. 왜 발생하는가 하면, AI 메모리가 모든 사업자에게 최우선 전략 과제가 됐기 때문입니다. 발생 가능성은 높음이며 이미 숫자로 확인됩니다. 영향도는 높음입니다. 점유율은 곧 캐파 배분 협상력이며, 협상력이 떨어지면 가격 결정권도 함께 약해집니다.

기술 실행 리스크. 무엇이 문제인가 하면, HBM4 16단 수율 확보와 하이브리드 본딩 전환, 첨단 로직 기반 베이스 다이 대응입니다. 왜 발생하는가 하면, 16단 적층에서는 웨이퍼를 30 마이크로미터 수준까지 얇게 깎아야 하고, 그만큼 힘과 균열, 열 응력을 다스리기 어려워지기 때문입니다. 발생 가능성은 상시 존재합니다. 영향도는 매우 높음입니다. 고객 인증이 늦어지면 그 세대의 점유율 자체가 넘어갑니다. 2026년 상반기 HBM4 램프업 지연이 실제로 점유율에 반영된 사례가 있습니다.

재무 리스크. 무엇이 문제인가 하면, 용인과 청주에 걸친 초대형 자본 지출입니다. 왜 발생하는가 하면, 선제적 캐파 확보 없이는 다음 세대의 수요를 받아 낼 수 없기 때문입니다. 발생 가능성은 중간입니다. 다운사이클과 투자 집행 정점이 겹칠 경우 현실화됩니다. 영향도는 중간입니다. 2026년 2분기 말 순현금 69조 4,000억 원이라는 완충 장치가 있고, 나스닥 조달로 45조 원 규모의 시설자금을 확보했기 때문입니다.

고객 집중 리스크. 무엇이 문제인가 하면, 소수 대형 고객이 매출의 큰 몫을 차지하는 구조입니다. 왜 발생하는가 하면, HBM 수요가 AI 가속기라는 좁은 응용처에 몰려 있기 때문입니다. 발생 가능성은 중간입니다. 영향도는 높음입니다. 다만 엔비디아 비중을 24%대에서 13%대로 낮춘 다변화 성과가 완충 역할을 합니다.

인력 및 노사 리스크. 무엇이 문제인가 하면, 사상 최대 실적에 걸맞은 보상 배분 방식을

둘러싼 갈등과 핵심 인력 유출입니다. 왜 발생하는가 하면, 실적이 클수록 성과급 산정 방식에 대한 기대와 실제 사이의 간극이 커지고, 동시에 경쟁사들이 설계 인력을 공격적으로 확보하려 하기 때문입니다. 발생 가능성은 현재 진행형입니다. 2026년 8월 현재 임금 및 단체협상이 성과급의 자사주 지급 방식을 놓고 난항을 겪고 있으며 HBM4 생산에 영향을 줄 수 있다는 우려가 제기됐습니다. 영향도는 중간에서 높음입니다. 설계처럼 양성에 오랜 시간이 걸리는 직군에서는 인력 한 명의 이탈이 곧 일정 지연으로 이어집니다.

평판 리스크. 무엇이 문제인가 하면, 메모리 가격 급등의 사회적 파장입니다. 왜 발생하는가 하면, 메모리 가격 상승이 스마트폰과 PC 가격으로 전가되면서 소비자와 완제품 제조사의 불만이 커지기 때문입니다. 발생 가능성은 중간입니다. 영향도는 낮음에서 중간이나, 각국 규제 당국의 관심을 부를 가능성은 배제할 수 없습니다.

● 3-12. 전략 담당자 관점의 시나리오별 선택지

낙관 시나리오(AI 수요가 2028년 이후까지 이어지는 경우). 이 경우 해야 할 일은 캐파 선점입니다. 용인 1기 팹과 Y2, 청주 M17과 P&T7의 일정을 최대한 앞당기고, HBM4E와 커스텀 HBM4E에서 고객별 맞춤 설계 역량을 넓혀 고객당 점유 물량을 키웁니다. 계층형 메모리 구상을 HBF와 CXL로 확장해 HBM 밖에서도 프리미엄 시장을 만듭니다. 이때 병목은 설비가 아니라 설계 인력입니다. 커스텀 제품이 늘어날수록 필요한 설계 인력은 산술급수가 아니라 그 이상으로 늘기 때문입니다.

기본 시나리오(성장은 이어지나 속도가 둔화하는 경우). 이 경우의 과제는 균형입니다. HBM 리더십을 지키면서 범용 D램과 eSSD의 비중을 재조정해 특정 제품군의 가격 변동에 실적이 휘돌리지 않도록 합니다. 2026년 2분기 점유율 하락의 교훈이 바로 이 지점입니다. 장기계약의 가격 밴드를 다시 설계해 상승기의 수혜와 하락기의 방어를 함께 확보하고, 캐פק스는 수요 가시성에 맞춰 단계적으로 집행합니다.

비관 시나리오(2027년 이후 수요가 꺾이는 경우). 이 경우에는 세 가지를 동시에 해야 합니다. 첫째, 캐팩스 집행 속도를 늦춰 현금을 지킵니다. 나스닥 조달로 확보한 자금의 집행 시점을 조정할 여지가 있습니다. 둘째, 고부가 제품 비중을 최대화해 단위당 마진을 방어합니다. 셋째, 이미 체결한 다년 장기계약의 하한 가격이 매출 바닥을 받쳐 주도록 계약 이행을 관리합니다. 이 시나리오에서 설계 조직의 역할은 원가 개선입니다. 다이 면적을 줄이고 수율을 높이는 설계 개선이 유일하게 남은 이익 방어 수단이기 때문입니다.

● 3-13. 지원 전략 관점의 시사점

회사를 이해했다는 것은 실적 숫자를 외웠다는 뜻이 아닙니다. 이 회사가 지금 어떤 전환을 시도하고 있는지를 설명할 수 있어야 합니다. 2026년 하반기 SK하이닉스의 전환은 세 갈래입니다. 첫째, 제품 공급자에서 고객 공동 설계자로의 전환입니다. 둘째, HBM 단일 프리미엄에서 계층형 메모리 전체를 아우르는 구조로의 확장입니다. 셋째, 국내 중심 생산에서 미국 자본시장 조달과 글로벌 설계 거점 운영을 병행하는 체제로의 이동입니다.

설계 직무 지원자에게 이 세 전환은 모두 자신의 일과 연결됩니다. 첫 번째 전환은 고객 요구를 회로 사양으로 번역하는 능력을 요구하고, 두 번째 전환은 D램 밖의 제품군까지 이해할 것을 요구하며, 세 번째 전환은 해외 조직 및 파운드리 파트너와 협업할 수 있는 소통 역량을 요구합니다.

■ 4장: 인재상/조직문화

● 4-1. 2026년에 실제로 바뀐 것: 인재상의 재정립

이 대목은 최신성을 반드시 확인해야 하는 영역입니다. 2026년 이전까지 통용되던 설명, 즉 SKMS의 VWBE와 SUPEX와 패기, 그리고 We Do Technology 브랜드 정체성만을 인재상으로 제시하는 것은 2026년 하반기 기준으로는 절반만 맞는 설명입니다.

SK하이닉스는 2026년 6월 신입 채용부터 지원 자격상 학력 제한을 전면 폐지했습니다. 4년제 학사 학위 이상 지원 가능이라는 요건을 삭제했고, 연령 제한도 없었습니다. 그리고 2026년 8월 13일부터 서울 양재, 대구 엑스코, 청주 오스코, 광주 김대중컨벤션센터에서 순차 개최한 채용설명회에서 회사는 범용인공지능 시대에 맞춰 새롭게 정립한 인재상을 공개했습니다. 특정 대학 캠퍼스가 아닌 전국 거점 컨벤션 시설에서 행사를 연 것 자체가 학력 제한 폐지의 취지를 반영한 것입니다.

회사가 밝힌 문제의식은 이렇습니다. 지식 암기나 정형화된 코드 작성, 데이터 계산은 AI가 사람보다 빠르게 수행하는 환경이 됐고, 따라서 AI가 대체할 수 없는 인간 엔지니어만의 근원적 사고력과 문제 해결 능력이 기술 리더십을 좌우한다는 것입니다. 회사 관계자는 "급변하는 AI 환경 속에서 미래 인재들의 경쟁력은 특정 학위나 정형화된 스펙만으로 설명하기 어렵다"며 "복잡한 문제를 창의적으로 해결할 수 있는 인재를 발굴하기 위해 채용 기준을 혁신한 것"이라고 설명했습니다.

● 4-2. 3대 근육: 생각, 적응, 공감

새 인재상의 뼈대는 최태원 SK그룹 회장이 제시한 세 갈래 역량입니다.

생각 근육 — 문제의 본질을 스스로 질문하고 사고하는 힘입니다. 최 회장은 "AI 시대에는 다양한 영역을 넘나들며 인간과 AI가 공존하는 새로운 시스템과 사회를 설계할 수 있는 인재가 더 중요해질 것"이라며 이 역량을 강조했습니다. 설계 직무 맥락으로 옮기면, 주어진 사양을 그대로 구현하는 것이 아니라 왜 그 사양이어야 하는지를 되묻고 더 나은 구조를 제안하는 태도입니다.

적응 근육 — 새로운 기술 환경 변화에 민첩하게 대처하는 힘입니다. 메모리 설계에서 이 역량은 세대마다 바뀌는 공정 규칙, 새로 도입되는 EDA 도구, 매년 달라지는 고객 요구에 빠르게 올라타는 능력으로 나타납니다. HBM3E에서 HBM4로 넘어오며 베이스 다이가 로직 공정으로 바뀐 것 같은 불연속적 변화가 반복되는 영역이므로, 이 역량의 실질적 무게가

큽니다.

공감 근육 — 다양성을 이해하고 유연하게 협업하는 힘입니다. 설계는 회로설계, 배치설계, 회로검증, CAE가 서로 맞물리고 여기에 공정, 소자, 테스트, 패키지, 품질, 마케팅이 얹히는 일입니다. 칩 하나에 수십 명이 붙는 구조에서 이 역량이 없으면 개인 역량이 아무리 뛰어나도 성과로 이어지지 않습니다.

● 4-3. SKMS의 뼈대는 유지된다

새 인재상이 기존 경영철학을 대체한 것은 아닙니다. SK그룹 관계사에 공통으로 적용되는 인재상은 여전히 SKMS(SK Management System)에서 나옵니다.

VWBE — 자발적(Voluntarily)이고 의욕적(Willingly)인 두뇌 활용(Brain Engagement)의 약자입니다. 시켜서 하는 것이 아니라 스스로 몰입해 머리를 쓰는 상태를 가리킵니다.

SUPEX — Super Excellent Level의 줄임말로, 인간의 능력으로 도달할 수 있는 최고 수준을 뜻합니다.

패기 — 스스로 동기를 부여해 높은 목표에 도전하고 기존의 틀을 깨는 과감한 실행입니다.

SK는 이 셋을 하나의 선순환으로 설명합니다. 구성원이 스스로 행복을 추구할 때 자발적이고 의욕적인 두뇌 활동이 일어나고, 그것이 패기로 나타나며, 패기를 지닌 구성원은 빠르게 SUPEX 수준에 도달해 최고의 경쟁력을 갖추고, 높아진 회사의 위상이 다시 구성원의 행복으로 돌아온다는 구조입니다.

2026년의 3대 근육은 이 뼈대를 부정하는 것이 아니라, AI라는 새로운 조건 아래에서 VWBE와 패기가 구체적으로 어떤 모습이어야 하는지를 다시 정의한 것으로 읽는 편이 정확합니다. 스스로 질문한다는 것이 자발적 두뇌 활용의 2026년 판이고, 민첩하게 적응한다는 것이 틀을 깨는 실행의 2026년 판입니다.

● 4-4. We Do Technology와 기술 인재

SK하이닉스는 그룹 공통 인재상 위에 자사 브랜드 정체성을 엮습니다. "We Do Technology, 첨단 기술의 중심, 더 나은 세상을 만듭니다"라는 문구가 그것이며, 첨단 기술을 함께 실현할 수 있는 기술 인재를 원한다는 뜻입니다. 실무적으로는 협업능력, 기술역량, 사고력, 실행력이라는 네 갈래로 구체화돼 왔습니다.

여기서 유의할 점은 이 네 갈래가 서로 독립적이지 않다는 사실입니다. 기술역량이 없으면 사고력이 공허해지고, 협업능력이 없으면 실행력이 조직 안에서 작동하지 않습니다. 설계 직무에서 이 넷이 어떻게 얹히는지는 5장에서 상세히 다룹니다.

● 4-5. 학력 제한 폐지가 드러내는 인재관과 그에 대한 이견

학력 제한 폐지는 인재관의 변화를 보여 주는 신호이지만, 업계 안에서 이견도 있습니다.

이종환 상명대 시스템반도체학과 교수는 "설계 직무는 전문성이 높은 분야인데 학력 제한을 전면 없앤 배경은 다소 의아한 측면이 있다"며 "어떤 직무에 어떤 기준으로 인력을 배치하고 평가할 것인지 명확한 설명이 필요해 보인다"고 지적했습니다. "학력보다 역량을 보겠다는 취지가 실제 채용 과정에서 어떤 방식으로 구현될지 지켜봐야 한다"는 것입니다.

이 이견을 함께 소개하는 이유는, 회사의 공식 메시지만 받아 적는 것이 분석이 아니기 때문입니다. 학력 제한 폐지의 실질적 의미는 학력이 무의미해졌다는 것이 아니라, 학력이 담보해 온 역량을 다른 방식으로 증명하면 된다는 쪽에 가깝습니다. 설계처럼 전공 기초가 두터워야 하는 영역에서는 그 증명의 난이도가 오히려 더 높아질 수 있습니다.

한편 회사가 이번 수시 채용에서 차세대 반도체 기술을 이끌 설계를 비롯한 주요 직무에서 수시채용으로는 이례적으로 세 자릿수 단위 대규모 선발을 진행한다는 점도 함께 봐야 합니다. 모집 직무는 설계, 소자, 연구개발 공정, 양산기술 등이며 근무지는 이천, 청주, 분당, 서울입니다. 설계 직무의 근무지는 이천과 분당입니다.

● 4-6. 조직 구조와 설계 조직의 배치

설계 조직을 정확히 파악하는 것은 직무 이해도의 척도입니다.

국내에는 DRAM 설계팀과 NAND 설계팀이 별도로 존재합니다. 회사 뉴스룸이 설계 직무를 소개하며 인터뷰한 인물이 각각 DRAM 설계팀과 NAND 설계팀 소속이었던 것에서 확인됩니다. 두 팀은 다루는 제품의 물리가 다르므로 설계 방식과 난제도 다릅니다. DRAM 설계는 리프레시와 센스 앰프, 고속 인터페이스가 중심이고, NAND 설계는 다층 셀의 전압 제어와 오류 정정, 컨트롤러 연계가 중심입니다.

CAE팀은 설계를 지원하는 소프트웨어를 만드는 조직입니다. 회사 뉴스룸의 CAE팀 소개에 따르면, 회로 설계부터 검증과 오류 수정까지 지원하는 정교한 소프트웨어를 개발하고 관리하며 설계 자동화를 통해 품질을 높이는 역할을 합니다. 이 팀은 회로설계에 대한 전자공학 지식과 소프트웨어 프로그래밍 능력을 함께 요구합니다.

해외에는 미국법인이 캘리포니아 산호세에 HBM 아키텍처 설계팀을 운영합니다. 이 조직은 미국 주요 고객사와 HBM 및 3D 적층 D램 베이스 다이 설계 현안을 협의하고, 고객 요구를 반영한 차세대 HBM 아키텍처를 개발합니다. 커스텀 HBM 시대에 고객의 AI 칩과 HBM을 설계 초기부터 함께 최적화해야 하기 때문에 만들어진 조직입니다.

이 밖에 AI Infra 조직이 마케팅과 고객 대응을 총괄하고, DT부문이 제조 현장의 디지털 전환을 담당합니다. 설계 직무는 이들과 상시적으로 맞물려 움직입니다.

● 4-7. AI 네이티브 조직으로의 전환

2026년 SK하이닉스 조직 문화에서 가장 두드러진 흐름은 AI를 업무 방식 자체에 심는 작업입니다.

회사는 반도체에 특화된 사내 AI 플랫폼을 운영하며, 기술 현장에 배치된 AI 에이전트들이 생산성 향상과 업무 효율에 초점을 맞추고 있습니다. 자료를 검색해 답변하는 수준을 넘어 AI가 스스로 판단하고 가이드를 제시하는 단계까지 나아갔습니다. 예를 들어 장비 보전 에이전트는 장비 이상 상태와 처리 결과가 기록된 노트를 학습해, 방대한 이력을 요약하고 최적의 해결책을 제시하며 펌 간 품질 관리를 표준화합니다. 경력이 짧은 구성원도 데이터에 근거한 판단을 빠르게 내릴 수 있도록 돕는 구조입니다.

제조 영역에서는 더 큰 그림이 제시됐습니다. 도승용 DT부문장은 2026년 3월 엔비디아 GTC 2026 패널 세션에서 "SK하이닉스는 2030년을 목표로 자율형 펌 구축을 추진 중"이며 "공장이 스스로 학습하고 의사결정을 수행해 설계부터 양산까지의 전환 속도를 획기적으로 단축하는 것이 목표"라고 밝혔습니다. 자율형 펌은 오퍼레이션 AI, 피지컬 AI, 디지털 트윈이라는 세 갈래로 구축되며, 각각 공장의 두뇌와 몸과 시뮬레이션 기능을 담당합니다. 그는 "고도로 자동화된 펌에서도 여전히 많은 핵심 의사결정은 숙련된 엔지니어의 경험에 의존하고 있다"며 "이러한 전문 지식을 체계화하고 AI 에이전트를 통해 데이터를 분석해 실제 공장 운영에 필요한 실행으로 연결하고 있다"고 설명했습니다. 그 결과 장비 유지보수나 결함 분석 영역에서 처리 시간을 50% 이상 줄이는 성과를 거뒀다고 밝혔습니다.

설계 영역에서도 AI 도입은 이미 진행 중입니다. SK하이닉스는 시놉시스의 AI 기반 설계 솔루션을 메모리 설계에 도입해 사용하고 있으며 HBM 설계에도 활용하는 것으로 알려져 있습니다. 시놉시스 측은 전 세계적으로 1,600건에서 1,700건에 이르는 해당 솔루션 기반 테이프아웃이 이뤄졌으며, 첨단 공정에서는 설계 복잡성 때문에 AI 기반 EDA 활용이 선택이 아니라 필수가 됐다고 설명했습니다. 회사 사내벤처에서 독립한 스타트업이 반도체 소자 모델링을 AI로 자동화한 사례도 있습니다. 소자 모델 하나를 만들려면 약 2만 라인의 수식을 사람이 작성해야 했고 수개월이 걸리던 작업이었습니다.

이 흐름이 인재상과 만나는 지점이 바로 3대 근육입니다. 정형화된 작업을 AI가 가져가면 남는 것은 문제를 정의하고 AI의 결과를 판단하며 조직 간 합의를 만드는 일이고, 그것이 생각 근육과 공감 근육이 가리키는 바입니다.

● 4-8. 보상과 노사: 성과급 문화의 명암

SK하이닉스는 성과급 비중이 큰 보상 구조를 운영해 왔습니다. 2025년 사상 최대 실적과 함께 주주환원도 확대됐습니다. 다만 실적이 클수록 배분 방식에 대한 논의도 첨예해집니다. 2026년 8월 현재 임금 및 단체협상에서 성과급의 자사주 지급 방식을 놓고 협상이 난항을 겪고 있으며, 이것이 HBM4 생산에 영향을 줄 수 있다는 우려가 제기되고 있습니다.

이 사안을 어느 한쪽 편에서 볼 필요는 없습니다. 지원자 관점에서 의미 있는 해석은, 이 회사의 보상이 사이클에 민감하게 연동된다는 사실입니다. 호황기에는 업계 최상위 수준의 보상이 가능하지만, 다운사이클에는 그 변동성이 그대로 개인에게 전달됩니다. 사이클 산업에서 일한다는 것의 실체적 의미가 여기 있습니다.

● 4-9. 설계 도메인이 선호하는 인재 특성

회사 뉴스룸이 설계 직무 담당자들과 진행한 인터뷰에서 반복적으로 나온 역량은 세 가지입니다.

첫째는 논리적 사고력입니다. 복잡한 연산과 회로 구조를 논리적으로 분석하는 능력이며, 설계라는 일 자체가 물리 법칙과 사양 요구를 논리로 연결하는 작업이기 때문입니다.

둘째는 끈기와 꼼꼼함입니다. 미세한 오류를 끈질기게 찾아내 완성도를 높이는 태도입니다. 수십억 개 소자 중 하나의 배선 폭이 규격을 벗어나도 칩 전체가 동작하지 않을 수 있는 영역이기 때문에, 이 태도는 성격이 아니라 직무 요건입니다.

셋째는 협업 능력입니다. 수십 명이 하나의 칩을 만들기에 다양한 관점을 수용하고 소통하는 능력이 필요합니다.

현직자들은 전공 지식이 모든 것을 결정하지는 않으며 실무 역량은 입사 후 학습으로 성장할 수 있다는 점도 강조했습니다. 회사가 설계 인력을 위한 체계적 교육 과정을 제공한다는 언급도 함께 나왔습니다. 또한 2026년 7월 뉴스룸을 통해 현직자들은 최신 기술 흐름을 스스로 파악하고 분석하는 주도성과 소통 능력을 인재의 핵심 역량으로 꼽았습니다.

업무 특성에서 자연스럽게 도출되는 요건도 있습니다. 설계는 개발 주기가 길고, 테이프아웃이라는 되돌릴 수 없는 마감이 존재하며, 공정과 소자와 테스트와 패키지 등 다부서와 상시 협의해야 합니다. 여기서 요구되는 것은 장기 과제를 끝까지 끌고 가는 지구력, 마감 압박 속에서도 품질을 타협하지 않는 완결성, 그리고 서로 다른 전문 영역의 언어를 통역할 수 있는 소통력입니다.

● 4-10. JD 우대사항의 역해석: 왜 이 역량들을 원하는가

26년 하반기 설계 직무 공고에 명시된 우대 역량을 하나씩 되짚으면, 회사가 지금 어떤 문제를 풀고 있는지가 드러납니다.

전자, 전기, 반도체, 컴퓨터, 물리 관련 경험 — 설계는 회로 이론, 소자 물리, 논리 설계, 프로그래밍이 교차하는 영역입니다. 컴퓨터 전공이 우대 목록에 포함된 것은 검증과 CAE 갈래에서 소프트웨어 역량이 필수이기 때문입니다.

잡음 성분 분석 — 미세화와 고속화가 진행되면서 신호 대비 잡음 여유가 줄었습니다. 인터페이스 속도가 11.7Gbps를 넘어가는 HBM4 세대에서는 옆 배선의 신호가 넘어오는 간섭과 전원 잡음이 곧 오동작으로 이어집니다.

Design Constraint 설계 — 타이밍, 전력, 면적, 신호 무결성 등의 제약 조건을 EDA 도구가 이해할 수 있는 형태로 정확히 기술하는 작업입니다. 자동화 도구는 제약 조건이 부실하면 잘못된 답을 아주 빠르게 내놓습니다. 도구가 강력해질수록 제약 조건을 쓰는 사람의 역량이 결과를 좌우합니다.

Circuit Modeling — 회로를 수학적 모델로 추상화해 시뮬레이션 정확도와 속도를 함께 확보하는 작업입니다. 실물을 만들기 전에 컴퓨터 안에서 얼마나 정확히 예측하느냐가 재설계 횟수를 결정합니다.

DesignSign-offMethodology 개발 및 운영 — 테이프아웃 전에 통과해야 할 최종 검증 체계 자체를 만들고 운영하는 일입니다. 개별 검증을 수행하는 것과 검증 체계를 설계하는 것은 다른 차원의 역량이며, 후자를 우대한다는 것은 방법론을 만들 사람을 찾는다는 뜻입니다.

3D-IC 및 멀티피직스 CAD 환경 구축과 해석 — HBM처럼 수직으로 쌓는 구조에서는 전기 특성만 봐서는 답이 나오지 않습니다. 열이 어떻게 빠져나가는지, 응력이 어디에 몰리는지, 전자기적으로 어떤 간섭이 생기는지를 함께 풀어야 합니다.

AI 기반 메모리 연구개발 솔루션 개발 — CAE 갈래의 핵심이자 회사가 가장 공격적으로 밀고 있는 방향입니다. 엔비디아와의 장기 파트너십, 시놉시스 AI 솔루션 도입, 자율형 팹 구상이 모두 이 지점으로 수렴합니다.

● 4-11. 지원 전략 관점의 시사점

인재상 이해에서 가장 흔한 실수는 2년 전 자료를 그대로 쓰는 것입니다. 2026년 하반기 시점에서 SK하이닉스의 인재상을 설명하려면, SKMS의 VWBE와 SUPLEX와 패기라는 뼈대 위에 범용인공지능 시대에 맞춰 새로 정립된 생각 근육, 적응 근육, 공감 근육이 얹혔다는 이중 구조를 함께 말할 수 있어야 합니다. 여기에 학력 제한 전면 폐지와 설계 직무 세 자릿수 채용이라는 구체적 행동이 그 인재관을 뒷받침한다는 점까지 연결하면 이해의 깊이가 드러납니다.

설계 도메인에 한정해 말하면, 이 회사가 원하는 사람은 회로를 그릴 줄 아는 사람이 아니라 회로가 왜 그렇게 그려져야 하는지를 묻고 답할 수 있는 사람입니다. AI가 배치와 배선을 대신 해 주는 시대에 남는 인간의 몫이 정확히 그것이기 때문입니다.

■ 5장: 직무 분석

● 5-1. 설계 직무의 좌표: 무엇을 책임지는 일인가

SK하이닉스가 설계 직무를 규정하는 문장은 이렇습니다. 시장과 고객이 필요로 하는 메모리 반도체 제품을 설계하고 실제 제품으로 만드는 일을 하며, 시스템과 애플리케이션을 이해한 뒤 아키텍처 설계, 디지털 및 아날로그 회로 설계, 레이아웃, 검증 등 다양한 설계 과정과 EDA 방법론 개발을 담당한다는 것입니다.

이 규정에서 놓치기 쉬운 두 대목이 있습니다. 첫째, "시스템과 애플리케이션을 이해한 후"라는 전제입니다. 메모리 설계자는 자기 칩만 보는 것이 아니라, 그 칩이 꽃힐 GPU와 서버, 그 서버가 돌릴 AI 워크로드까지 이해해야 합니다. 커스텀 HBM 시대에는 이 전제가

더욱 무거워집니다. 둘째, "EDA 방법론 개발"입니다. 도구를 쓰는 것이 아니라 도구를 만드는 일까지 직무 범위에 들어 있다는 선언이며, 26년 하반기 공고에서 CAE가 별도 갈래로 명시된 것이 이를 뒷받침합니다.

산업 안에서 설계의 위치는 출발점입니다. 업계에서는 설계를 반도체 개발의 시작으로 보며, 공정과 소자와 패키징과 테스트 전반에 대한 이해가 필요해 단기간에 인력을 양성하기 어려운 영역으로 평가합니다. 2026년 6월 SK하이닉스가 설계 직무를 신입 채용으로, 그것도 세 자릿수 규모로 뽑겠다고 발표했을 때 업계가 술렁인 이유가 이것입니다.

● 5-2. 메모리 설계와 로직 설계의 결정적 차이

여기서 반드시 구분해야 할 것이 있습니다. 흔히 회로설계라고 하면 시스템 반도체 설계를 떠올리지만, 메모리 설계는 성격이 상당히 다릅니다.

시스템 반도체 설계는 표준 셀 라이브러리를 활용해 논리 합성과 자동 배치 배선으로 진행되는 비중이 큼니다. 반면 메모리 설계는 같은 셀이 수십억 개 반복되는 구조이므로, 셀 하나와 그 주변 회로를 극한까지 최적화한 뒤 그것을 정확히 복제하는 방식이 중심입니다. 셀 하나의 면적을 1% 줄이면 칩 전체 면적이 1% 가까이 줄어들기 때문에, 손으로 다듬는 풀 커스텀 설계의 비중이 큼니다. 아날로그 회로설계 역량이 특히 중시되는 이유가 여기 있습니다.

다만 메모리에도 디지털 설계 영역이 분명히 존재합니다. 회사의 직무 소개 자료에 따르면 아날로그 설계는 신호 처리를 위한 회로 설계와 칩 요구 기능 구현을 담당하고, 디지털 설계는 칩 사양에 부합하면서 전력과 성능과 면적에 최적화된 디지털 지식재산을 개발합니다. HBM4의 베이스 다이는 사실상 소형 로직 칩이므로 이 영역의 비중은 계속 커지는 중입니다. 회로검증 갈래에서 C 코드 기반 시스템 검증과 RTL 수준 검증을 수행한다고 명시한 것도 디지털 설계 영역이 실재함을 보여 줍니다.

● 5-3. 개발 흐름 전체 지도

메모리 제품 하나가 만들어지는 순서를 한 번에 이어 보겠습니다.

사양 정의로 시작합니다. 고객 요구와 국제 표준을 반영해 용량, 속도, 전력, 동작 조건을 확정합니다. 다음이 아키텍처 설계입니다. बैं크를 몇 개로 나눌지, 데이터 경로를 어떻게 구성할지, 어떤 기능을 어느 다이에 배치할지를 결정합니다. 커스텀 HBM에서는 이 단계에서 고객과 함께 베이스 다이의 기능 분할을 정합니다.

이어서 회로 설계와 RTL 작성이 병행됩니다. 아날로그 블록은 회로도, 디지털 블록은 하드웨어 기술 언어 코드로 표현됩니다.

RTL(Register Transfer Level) — 회로의 동작을 레지스터 사이의 데이터 이동으로 기술하는 추상화 수준입니다. 벽돌을 하나하나 쌓는 대신 방과 방 사이에 무엇이 오가는지를 적는 설계도에 가깝습니다. 중요한 이유는 이 수준에서 기술하면 도구가 실제 게이트 회로로 자동 변환해 주기 때문이며, 검증 대부분이 이 수준에서 이뤄집니다.

그다음은 시뮬레이션과 검증입니다. 설계가 사양대로 동작하는지 컴퓨터 안에서 확인합니다. 이어서 레이아웃 단계에서 회로를 실제 물리적 형상으로 옮깁니다. 그리고 물리 검증이 따릅니다.

DRC(Design Rule Check) — 레이아웃이 해당 공정의 설계 규칙을 지켰는지 검사합니다. 건축 도면이 건축법과 시공 가능 범위를 지켰는지 보는 것과 같습니다. **LVS(Layout Versus Schematic)** — 레이아웃이 원래 회로도와 논리적으로 일치하는지 대조합니다. 도면대로 지었는지 확인하는 준공 검사에 해당합니다. **PEX(Parasitic Extraction)** — 레이아웃에서 필연적으로 생기는 기생 저항과 기생 커패시턴스를 뽑아냅니다. 설계도에는 없지만 실제 건물에는 존재하는 벽 두께와 열 손실을 계산해 넣는 것에 비유할 수 있습니다. 이 산업에서 중요한 이유는, 기생 성분을 반영하지 않은 시뮬레이션은 실제 칩의 성능과 크게 어긋나기 때문입니다.

다음은 사인오프입니다.

사인오프(Sign-off) — 테이프아웃 직전에 통과해야 하는 최종 검증 관문 전체를 가리킵니다. 비행기가 이륙 전 반드시 통과해야 하는 점검 목록에 해당합니다. 여기서 확인하는 항목은 **STA(정적 타이밍 분석)**로 신호가 제때 도착하는지, **IR-drop**으로 전원망에서 전압이 규격 이상 떨어지지 않는지, **EM(일렉트로마이그레이션)**으로 전류가 오래 흐를 때 배선이 손상되지 않는지, 그리고 신호 무결성과 전력 무결성이 확보됐는지입니다.

SI/PI(Signal Integrity / Power Integrity, 신호 무결성 및 전력 무결성) — 신호가 왜곡 없이 전달되는지, 전원 전압이 흔들리지 않고 공급되는지를 다루는 영역입니다. 콘서트홀에서 소리가 뭉개지지 않고 뒷자리까지 닿는지, 그리고 조명이 켜질 때 전체 조명이 깜빡이지 않는지를 함께 보는 일에 가깝습니다. 이 산업에서 결정적인 이유는, HBM처럼 수천 개 신호선이 촘촘히 붙어 초고속으로 동작하는 구조에서는 회로가 논리적으로 맞아도 물리적으로 동작하지 않는 경우가 흔하기 때문입니다. SK하이닉스 설계 JD가 회로설계 갈래에 SI/PI 향상을 위한 온칩 및 오프칩 설계와 분석을 명시한 것은 이 문제가 일상적 업무라는 뜻입니다.

테이프아웃(Tape-out) — 설계를 확정해 제조 공정으로 넘기는 순간입니다. 원고를 인쇄소에 넘기는 것과 같아 되돌릴 수 없습니다. 이 산업에서 중요한 이유는 이후 문제가 발견되면 마스크를 다시 만들고 웨이퍼를 다시 돌려야 해 막대한 비용과 수개월의 지연이 발생하기 때문입니다.

테이프아웃 이후에는 실리콘 브링업과 디버그가 이어집니다. 실제로 만들어진 칩을 측정해 설계 의도대로 동작하는지 확인하고, 예상과 다른 거동의 원인을 추적합니다. 그다음은 수율 개선과 양산 안정화입니다. JD에 제품 불량 분석과 양산 제품 품질 개선, 수율 향상이 명시된 것이 이 단계의 업무입니다.

● 5-4. 회로설계 갈래 해부

담당 범위는 신제품 개발을 위한 선행 회로 연구부터 양산 제품 설계, 불량 분석, 품질 개선, 수율 향상까지이며, SI/PI를 높이기 위한 온칩 및 오프칩 설계와 분석을 포함합니다.

선행 회로 연구는 다음 세대 제품에 들어갈 회로 구조를 미리 탐색하는 일입니다. 아직 공정이 확정되지 않은 상태에서 소자 특성 예측치를 가지고 회로를 짜 보고, 어떤 구조가 유리한지 판단합니다. 양산 제품 설계는 확정된 공정 위에서 실제 출시할 제품의 회로를 완성하는 일입니다. 불량 분석은 양산 중 발생한 문제의 원인이 회로에 있는지 공정에 있는지를 가려내고 회로 차원의 대책을 내는 일입니다.

주로 쓰는 도구는 케이던스 버추오소 계열의 회로 설계 환경과 HSPICE 계열의 회로 시뮬레이터입니다. 산출물은 회로도나 시뮬레이션 결과 보고서, 사양 충족 여부에 대한 판정입니다. 실패 모드는 명확합니다. 잡음 여유 부족으로 인한 오동작, 타이밍 위반, 특정 조건에서만 나타나는 간헐적 불량, 온도와 전압과 공정 편차의 극단 조합에서 나타나는 마진 부족입니다.

이 갈래에서 요구되는 사고방식은 최악 조건을 먼저 생각하는 습관입니다. 실험실 조건에서 잘 도는 회로를 만드는 것은 어렵지 않지만, 수억 개 칩이 영하부터 고온까지, 전압이 흔들리는 상황에서, 공정 편차의 양극단에서 모두 동작해야 하는 회로를 만드는 것은 전혀 다른 일입니다.

● 5-5. 배치설계 갈래 해부

담당 범위는 회로 설계를 소자와 공정 기술에 기반한 설계 환경 위에서 마스크 레이어를 이용해 평면적이고 입체적으로 데이터베이스를 구성하고 검증하는 물리 설계이며, 단위 블록 레이아웃부터 전체 칩 수준 레이아웃까지 최적화합니다.

마스크 레이어(MASKLayer) — 반도체 제조 공정에서 각 층의 패턴을 웨이퍼에 옮기기 위해 쓰는 형판의 층 구조입니다. 여러 장의 투명 필름을 정확히 겹쳐 하나의 그림을 완성하는 것에 가깝습니다. 배치설계자는 이 층들을 어떻게 그릴지를 결정하며, 각 층이 공정에서 어떻게 구현되는지를 알아야 하므로 소자와 공정 지식이 필수입니다.

주로 쓰는 도구는 케이던스 버추오소 레이아웃 환경과 지멘스EDA 캘리버 계열의 물리 검증 도구입니다. 산출물은 최종 레이아웃 데이터입니다. 실패 모드는 설계 규칙 위반, 회로도와 불일치, 그리고 규칙은 지켰으나 기생 성분이 커져 성능이 나오지 않는 경우입니다. 마지막 유형이 가장 까다롭습니다. 도구가 오류라고 알려 주지 않기 때문입니다.

메모리 배치설계의 특수성은 반복 구조에 있습니다. 셀 어레이는 같은 패턴이 수억 번 반복되므로 단위 패턴의 면적과 특성을 극한까지 다듬는 것이 중요하고, 어레이 주변의 회로는 어레이와 물리적으로 맞물려야 하므로 자유도가 적습니다. 그리고 HBM에서는 TSV가 지나가는 영역을 피해 배선해야 하고, 여러 다이가 쌓였을 때 위아래 다이의 전극 위치가 정확히 맞아야 합니다. 평면 설계에서 입체 설계로 확장되는 지점이며, JD가 "평면과 입체적으로" 데이터베이스를 구성한다고 표현한 이유입니다.

● 5-6. 회로검증 갈래 해부

담당 범위는 제품이 요구 사양에 맞게 안정적으로 동작하는지 설계 검증을 진행하고, 실제 양산 환경을 고려해 회로 설계에 대한 C 코드 기반 시스템 검증과 RTL 수준 설계 검증을 수행하며, 다양한 테스트 시나리오와 검증 방법론을 개발해 커버리지를 확대하는 것입니다.

커버리지(Coverage) — 검증이 설계의 어느 범위까지를 실제로 확인했는지를 나타내는 지표입니다. 시험 범위 중 몇 퍼센트를 실제로 풀어 봤는지를 재는 것과 같습니다. 이 산업에서 중요한 이유는, 검증하지 않은 영역에서 발생하는 버그는 실리콘이 나온 뒤에야 발견되고 그때는 이미 되돌릴 수 없기 때문입니다. 커버리지를 높인다는 것은 단지 시뮬레이션을 오래 돌린다는 뜻이 아니라, 어떤 시나리오를 만들어야 미검증 영역을 줄일 수 있는지를 설계하는 일입니다.

UVM(Universal Verification Methodology) — 검증 환경을 체계적으로 구성하기 위한 표준 방법론입니다. 매번 새로 시험 장치를 만드는 대신, 재사용 가능한 부품으로 시험대를 조립하는 규약에 가깝습니다. 시스템베릴로그 언어와 함께 쓰이며, 시놉시스 VCS 같은 시뮬레이터와 베르디 같은 디버그 도구가 짝을 이룹니다.

C 코드 기반 시스템 검증이 명시된 것에는 이유가 있습니다. 메모리는 홀로 동작하지 않고 컨트롤러와 호스트 시스템 안에서 동작하므로, 실제 시스템이 보내는 명령 흐름을 모사해야 현실적인 검증이 됩니다. 하드웨어 기술 언어만으로는 이 수준의 시나리오를 만들기 어렵기 때문에 C 언어로 시스템 동작을 기술하는 접근이 병행됩니다.

실패 모드는 검증 누락입니다. 특정 명령 순서에서만 나타나는 문제, 특정 온도와 특정 리프레시 주기가 겹칠 때만 나타나는 문제처럼 조합이 만들어 내는 결함이 가장 잡기 어렵습니다. 검증 엔지니어의 역량은 얼마나 창의적인 실패 시나리오를 상상할 수 있느냐에 달려 있습니다.

● 5-7. CAE 갈래 해부: 26년 하반기 JD에 새로 명시된 영역

26년 하반기 설계 직무 공고에서 주목할 변화가 CAE(CAD Engineering)의 명시입니다. 이전 공고들에서는 회로설계, 배치설계, 회로검증 세 갈래가 제시되는 경우가 많았는데, 이번 공고는 CAE를 네 번째 갈래로 세웠습니다.

담당 범위는 기술 개발부터 칩 설계, 인쇄회로기판 및 패키지 개발, 제품 테스트에 이르는 전 단계의 CAD 환경 구축과 방법론 개발이며, 여기에 AI 기술 접목을 통해 생산성과 제품 완성도를 강화하는 일입니다.

회사 뉴스룸의 CAE팀 소개에 따르면 이 조직은 반도체 설계를 위한 소프트웨어를 만드는 곳이며, 회로 설계부터 검증과 오류 수정까지를 지원합니다. 담당자는 회로설계에 대한 전자공학 지식과 소프트웨어 프로그래밍 능력을 함께 갖춰야 한다고 밝혔습니다. 각자의 전문 영역이 뚜렷하면서도 공통 업무 영역에 대한 지원은 함께 해야 하는 구조라고 조직 성격을

설명했습니다.

쓰는 언어와 도구는 파이썬, TCL, 펄 같은 스크립트 언어와 EDA 벤더 도구의 사용자 정의 환경입니다. 산출물은 자동화된 설계 흐름, 사인오프 방법론, 사내 전용 해석 도구입니다. 실패 모드는 파급력이 큼니다. 흐름 하나에 오류가 있으면 그 흐름을 쓰는 모든 설계 조직이 함께 멈추기 때문입니다.

이 갈래가 지금 부상한 이유는 앞서 여러 번 짚었습니다. 설계 복잡도가 폭증했고, EDA 업계 전체가 에이전틱 AI로 이동하고 있으며, SK하이닉스는 엔비디아와 EDA 기업이 함께 참여하는 삼각 협력 체계를 구축했습니다. JD의 우대사항에 사인오프 방법론 개발 및 운영, 3D-IC 및 멀티피직스 CAD 환경 구축과 해석, AI 기반 메모리 연구개발 솔루션 개발이 나란히 올라온 것은 이 갈래를 강화하겠다는 뜻으로 읽힙니다.

● 5-8. 시간 단위로 본 업무: 하루, 한 달, 1년

하루. 아침에는 밤새 돌아간 시뮬레이션과 검증 회귀 시험 결과를 확인하는 것으로 시작합니다. 실패한 항목이 있으면 로그를 열어 원인을 추적합니다. 오전 중 설계 리뷰나 블록 담당자 간 협의가 잡히는 경우가 많습니다. 오후에는 수정한 회로나 레이아웃을 반영해 다시 시뮬레이션을 걸고, 그사이 공정이나 소자 담당자와 특성 데이터에 대해 협의합니다. 저녁 무렵 다음 날 아침에 결과를 볼 수 있도록 장시간 시뮬레이션을 걸어 두고 마무리합니다. 설계자의 하루는 기다림과 판단의 반복이며, 그래서 기다리는 동안 무엇을 하느냐가 생산성을 가릅니다.

한 달. 담당 블록의 개발 마일스톤을 맞추는 주기입니다. 사양 검토를 마치고 회로 구조를 확정하거나, 초기 레이아웃을 완성하거나, 특정 검증 항목의 커버리지를 목표치까지 끌어올리는 식입니다. 이 주기에는 반드시 다른 조직과의 정합이 들어갑니다. 내 블록만 잘 만들어도 옆 블록과의 접점에서 문제가 나면 아무 소용이 없기 때문입니다.

1년 이상. 하나의 제품이 사양 정의부터 양산까지 가는 전체 주기입니다. 신제품 개발에는 통상 1년 이상이 걸리고, 세대가 바뀌는 대형 전환에서는 더 오래 걸립니다. 신입 설계자는 보통 첫해에 기존 제품의 특정 블록을 담당하며 흐름을 익히고, 이후 신제품 개발에 참여하는 경로를 밟습니다.

● 5-9. 이해관계자 지도

설계는 고립된 작업이 아닙니다. 함께 일하는 대상을 정확히 아는 것이 직무 이해도의 척도입니다.

공정개발 — 회로가 실제로 만들어질 수 있는지, 특정 구조가 공정 여유도를 해치지 않는지를 함께 확인합니다. 설계가 요구하는 소자 특성과 공정이 제공할 수 있는 특성 사이의 협상이 상시적으로 일어납니다.

소자 — 트랜지스터와 커패시터의 전기적 특성 모델을 제공합니다. 회로 시뮬레이션의

정확도는 이 모델의 품질에 좌우되므로, 설계자는 모델의 한계를 알고 있어야 합니다.

Product Engineering — 양산 제품의 특성 평가와 수율 개선을 담당합니다. 설계자가 만든 회로가 실제 양산에서 어떻게 거동하는지를 데이터로 되돌려 주는 조직입니다.

테스트 — 칩을 검사하는 방법과 장비를 담당합니다. 설계 단계에서 테스트가 가능하도록 회로를 구성해야 하며, 이를 고려하지 않으면 만들어 놓고도 검사할 수 없는 칩이 나옵니다.

패키지 및 P&T — HBM 적층, 몰딩, 최종 테스트를 담당합니다. HBM 시대에는 설계와 패키지의 경계가 사실상 사라졌습니다. 어떤 방식으로 쌓을지가 어떤 회로를 그릴지에 곧바로 영향을 주기 때문입니다.

품질 — 신뢰성 시험과 고객 품질 이슈 대응을 담당합니다.

AI Infra 및 마케팅 — 고객 요구와 시장 흐름을 제품 사양으로 번역해 전달합니다.

고객사 — 커스텀 HBM에서는 고객의 설계 조직과 사실상 공동 작업을 합니다. 산호세 HBM 아키텍처 설계팀이 이 접점을 담당합니다.

EDA 벤더와 파운드리 — 시놉시스, 케이던스, 지멘스EDA와는 도구 및 방법론 협의를, TSMC와는 베이스 다이 공정 정합을 진행합니다.

● 5-10. 필요 역량: 지식, 기술, 태도

지식 영역. 전자회로와 아날로그 집적회로 설계, 반도체 소자 물리, 디지털 논리 설계, 컴퓨터 구조, 신호 및 시스템, 전자기학, 반도체 공정 기초입니다. 여기에 메모리 특유의 지식으로 DRAM 셀 동작 원리, 리프레시와 센스 앰프, 낸드 셀의 전압 분포와 오류 정정 개념이 더해집니다.

기술 영역. 하드웨어 기술 언어(베릴로그, 시스템베릴로그), 회로 시뮬레이터, 레이아웃 및 물리 검증 도구, 스크립트 언어(파이썬, TCL)입니다. 검증 갈래에서는 UVM 기반 검증 환경 구성 능력, CAE 갈래에서는 소프트웨어 공학 역량과 데이터 처리 능력이 추가로 요구됩니다.

태도 영역. 논리적 사고력, 끈기와 꼼꼼함, 협업과 소통력이 회사가 반복해서 강조하는 세 가지입니다. 여기에 2026년의 인재상이 더하는 것이 스스로 질문하는 사고력, 변화에 빠르게 올라타는 적응력, 서로 다른 배경을 이해하는 공감력입니다. 그리고 현직자들이 강조한 대로 최신 기술 흐름을 스스로 파악하고 분석하는 주도성이 있습니다.

● 5-11. 성과 지표와 평가 포인트

공개된 공식 평가 체계는 없으므로 업계 통용 기준에서 추론하면 다음과 같습니다.

테이프아웃 일정 준수. 제품 출시 시점이 시장 점유율을 결정하는 산업이므로, 일정은 가장 무거운 지표입니다. 2026년 상반기 HBM4 램프업 지연이 점유율에 반영된 사례가 이 지표의

중요성을 보여 줍니다.

첫 실리콘 성공률. 처음 만든 칩이 의도대로 동작하는 비율입니다. 이 비율이 높다는 것은 설계와 검증의 완성도가 높다는 뜻입니다.

재설계 횟수. 마스크를 다시 만들고 웨이퍼를 다시 돌리는 횟수입니다. 한 번의 재설계는 막대한 비용과 수개월의 지연을 부르므로, 이 횟수를 줄이는 것이 설계 조직의 핵심 목표입니다.

검증 커버리지 달성률. 목표한 커버리지에 도달했는지, 그리고 놓친 영역에서 실제 결함이 나오지 않았는지가 함께 평가됩니다.

PPA 개선폭. 전력(Power), 성능(Performance), 면적(Area)의 앞글자를 딴 지표로, 설계 최적화의 세 목표입니다. 셋은 서로 상충하는 관계여서 하나를 좋게 하면 다른 하나가 나빠지는 경우가 많고, 그래서 균형점을 찾는 것이 설계자의 실력입니다. 회사가 디지털 설계 업무를 "칩 사양에 부합하고 PPA에 최적화된 디지털 지식재산 개발"로 규정한 것이 이를 보여 줍니다.

수율 기여도. 설계 개선으로 양산 수율을 얼마나 끌어올렸는지입니다. JD에 수율 향상이 명시돼 있으므로 명시적 평가 항목으로 볼 수 있습니다.

● 5-12. 업무 시나리오: HBM4E 베이스 다이의 전압 강하 문제

구체적 서사로 그려 보겠습니다. 고객사 요구에 맞춘 커스텀 HBM4E 개발 중, 베이스 다이의 특정 인터페이스 블록에서 문제가 발견된 상황입니다.

오전 8시 40분, 검증 담당자가 밤새 돌린 사인오프 결과를 확인합니다. 최대 대역폭으로 동작하는 특정 시나리오에서 해당 블록의 전압 강하가 규격을 초과했습니다. 순간적으로 수천 개 입출력 회로가 동시에 전환하면서 전류가 몰렸고, 전원망이 그 순간의 요구를 감당하지 못한 것입니다.

오전 10시, 회로설계 담당자가 전원 분배망 구조를 열어 병목을 찾습니다. 특정 영역에서 전원 배선이 다른 신호 배선을 피해 우회하면서 실효 폭이 좁아져 있었습니다. 동시에 시스템 담당자에게 이 시나리오가 실제 고객 워크로드에서 얼마나 자주 발생하는지를 확인합니다. 극히 드문 조합이면 여유도를 조정하는 선에서 정리할 수 있고, 흔한 조합이면 구조를 바꿔야 하기 때문입니다.

오전 11시 30분, 배치설계 담당자와 협의합니다. 해당 영역의 전원 배선을 넓히고 디커플링 커패시터를 추가 배치하는 방안을 검토하는데, 문제는 그 공간에 이미 다른 신호선이 지나간다는 점입니다. 신호선을 우회시키면 그 경로의 타이밍이 나빠집니다. 면적과 전력과 성능이 서로를 밀어내는 전형적인 상황입니다.

오후 2시, 수정안을 반영한 레이아웃으로 기생 성분을 다시 추출하고 신호 무결성과 전력 무결성

해석을 겁니다. 3D 적층 구조이므로 이 해석에는 열 조건도 함께 들어갑니다. 위층 다이가 발열하면 아래층 배선의 저항이 올라가 전압 강하가 더 심해지기 때문입니다.

오후 4시 30분, 검증 담당자와 함께 수정이 다른 항목에 부작용을 주지 않았는지 확인합니다. 우회시킨 신호선의 타이밍 여유가 얼마나 줄었는지, 정적 타이밍 분석 결과가 여전히 통과하는지를 봅니다.

오후 6시, CAE 담당자가 정비한 사인오프 흐름으로 전압 강하와 일렉트로마이그레이션을 다시 검증합니다. 이 흐름에는 최근 도입한 AI 기반 예측 기능이 포함돼 있어, 전체 해석을 돌리기 전에 위험 영역을 먼저 추려 줍니다. 결과가 규격 안으로 들어오면 그날의 문제는 닫히고, 다음 마일스톤 일정이 유지됩니다.

이 하루는 네 갈래가 어떻게 하나의 문제를 함께 푸는지를 압축해 보여 줍니다. 회로설계가 원인을 찾고, 배치설계가 물리적 해법을 만들며, 회로검증이 부작용을 확인하고, CAE가 그 모든 판단을 뒷받침할 도구를 제공합니다. 어느 한 갈래만 잘해서는 문제가 닫히지 않습니다.

● 5-13. 전공 과목과 실무의 연결

학부와 대학원에서 배우는 내용이 이 직무의 어디에 쓰이는지를 이어 보겠습니다.

전자회로 및 아날로그 집적회로 설계 — 회로설계 갈래의 기반입니다. 증폭기 설계, 잡음 해석, 바이어스 회로 설계 경험이 센스 앰프와 전원 회로 설계로 이어집니다.

디지털 논리 설계 및 컴퓨터 구조 — 디지털 회로 설계와 RTL 작성, 검증의 기반입니다. 유한 상태 기계 설계, 파이프라인 개념, 메모리 계층 구조 이해가 곧바로 쓰입니다.

반도체 소자 및 물리 — 트랜지스터와 커패시터의 동작 원리 이해는 배치설계에서 공정 규칙의 의미를 파악하는 데, 회로설계에서 소자 모델의 한계를 아는 데 쓰입니다.

신호 및 시스템, 전자기학 — 고속 신호 전송, 전송선 이론, 잡음 결합 해석의 기반이며 SI/PI 업무와 직결됩니다. 전자기학이 지루한 과목으로 여겨지기 쉽지만, HBM의 2,048비트 인터페이스에서 배선 사이의 결합을 계산하는 순간 이 과목이 실무의 언어가 됩니다.

프로그래밍 및 자료구조 — 검증 환경 구축과 CAE 자동화의 기반입니다. 시뮬레이션 결과를 파싱하고 통계 처리하는 일이 일상이므로, 파이썬 수준의 스크립트 능력은 어느 갈래에서든 요구됩니다.

확률 및 통계 — 공정 편차를 다루는 통계적 설계, 수율 분석, 검증 결과 해석에 쓰입니다.

프로젝트 경험 측면에서는, 상용 도구를 써 본 경험보다 원리를 파고든 경험이 더 강하게 평가되는 경향이 있습니다. 예컨대 회로 시뮬레이터를 사용해 봤다는 것보다, 시뮬레이터가 내부적으로 어떤 행렬 방정식을 풀고 왜 특정 조건에서 수렴하지 않는지를 파악해 본 경험이 더 깊은 이해를 보여 줍니다.

● 5-14. 지원 전략 관점의 시사점

설계 직무를 준비하는 사람에게 2026년 하반기 시점의 결론은 세 가지입니다.

첫째, 네 갈래 중 자신의 무게 중심이 어디인지를 스스로 규정할 수 있어야 합니다. 회로설계인지, 배치설계인지, 회로검증인지, CAE인지에 따라 요구되는 지식과 도구, 그리고 실패를 다루는 방식이 다릅니다. 넷 모두를 조금씩 안다고 말하는 것보다, 하나를 깊이 이해하고 나머지 셋과 어떻게 맞물리는지를 설명하는 편이 훨씬 설득력이 있습니다.

둘째, 지금 이 회사가 풀고 있는 문제와 자신의 경험을 잇는 지점을 찾아야 합니다. HBM4의 신호 및 전력 무결성, 3D 적층 구조의 멀티피직스 해석, 커스텀 베이스 다이의 아키텍처 분할, 설계 흐름에 AI를 결합하는 작업이 그 문제들입니다. 학부 수준의 경험이라도 이 문제군 중 하나와 개념적으로 연결되면 의미를 갖습니다.

셋째, 설계는 만드는 일인 동시에 검증하고 지키는 일이라는 점을 이해해야 합니다. 이 산업에서 설계자의 가치는 새로운 회로를 그려 내는 창의성에서만 나오지 않습니다. 되돌릴 수 없는 테이프아웃 앞에서 놓친 것이 없는지를 끝까지 확인하는 책임감에서 더 크게 나옵니다. 회사가 끈기와 꼼꼼함을 논리적 사고력과 나란히 놓는 이유가 여기 있습니다.

■ 핵심 용어·개념 정리 (Glossary)

DRAM — 전원이 공급되는 동안에만 데이터를 유지하는 휘발성 메모리로, 컴퓨터의 작업용 책상에 해당합니다. SK하이닉스 매출의 70%대 후반을 차지하는 주력 제품입니다.

NAND 플래시 — 전원이 끊겨도 데이터를 유지하는 비휘발성 메모리로, SSD의 핵심 부품입니다. 2026년 들어 AI 스토리지 수요로 실적 기여가 커지고 있습니다.

HBM — DRAM 다이를 수직으로 쌓아 데이터 통로를 극대화한 메모리입니다. AI 가속기의 성능 한계를 결정하는 부품이며 SK하이닉스 이익의 원천입니다.

TSV — 칩을 관통하는 미세 전극으로 위아래 다이를 잇는 기술입니다. HBM의 대역폭을 물리적으로 결정하며 수율 난이도가 매우 높습니다.

MR-MUF — 쌓아 올린 칩 사이에 액체 보호재를 흘려 한 번에 굳히는 SK하이닉스 고유 패키징 방식입니다. 열 방출과 생산성에서 우위를 만들어 온 기술입니다.

하이브리드 본딩 — 마이크로 범프 없이 구리끼리 곧바로 접합해 더 얇고 촘촘하게 쌓는 차세대 적층 기술입니다. HBM4 16단 이상에서 필수로 거론됩니다.

베이스 다이 — HBM 스택 최하단에서 입출력과 제어를 담당하는 칩입니다. HBM4부터 첨단 로직 공정으로 제작되면서 커스텀 HBM의 무대가 되었습니다.

커스텀 HBM — 고객의 GPU나 주문형 반도체에 있던 일부 기능을 HBM 베이스 다이로

윽거 시스템 효율을 높인 맞춤형 제품입니다. 메모리 회사가 아키텍처 설계 역량을 갖춰야 하는 이유입니다.

eSSD와 QLC — 데이터센터용 고용량 SSD와 셀당 4비트를 저장하는 고밀도 낸드 기술입니다. 솔리다임을 통한 SK하이닉스의 강점 영역입니다.

CXL — CPU와 GPU와 메모리를 유연하게 연결하고 확장하는 차세대 인터페이스로, 서버당 메모리 용량 한계를 넘어서게 해 줍니다.

수율 — 웨이퍼에서 정상 동작하는 칩이 나오는 비율로, 곧 원가이자 경쟁력입니다. 설계 직무의 명시적 책임 범위에 포함됩니다.

웨이퍼와 다이 — 반도체를 만드는 실리콘 원판과 그 위의 개별 칩입니다. 모든 원가 계산의 기준 단위입니다.

테이프아웃 — 설계를 확정해 제조로 넘기는 되돌릴 수 없는 순간으로, 설계 조직의 일정 압력이 집중되는 마감입니다.

RTL — 회로 동작을 레지스터 사이의 데이터 이동으로 기술하는 설계 추상화 수준이며, 검증 대부분이 이 수준에서 이뤄집니다.

EDA — 반도체 설계와 검증을 자동화하는 소프트웨어 도구 전체입니다. 2026년의 화두는 AI를 도구 안에 심는 에이전틱 설계입니다.

DRC, LVS, PEX — 설계 규칙 검사, 레이아웃과 회로도 일치 검사, 기생 성분 추출입니다. 물리 검증의 세 관문이며 배치설계의 일상 업무입니다.

사인오프와 STA — 테이프아웃 전 최종 검증 관문과 정적 타이밍 분석입니다. 여기서 놓친 문제는 실리콘이 나온 뒤에야 드러납니다.

SI/PI, IR-drop, EM — 신호 무결성과 전력 무결성, 전원망 전압 강하, 전자 이동에 의한 배선 손상입니다. HBM 세대에서 설계 난이도의 대부분을 차지합니다.

PPA — 전력과 성능과 면적으로, 서로 상충하는 세 목표 사이에서 균형점을 찾는 것이 설계자의 실력입니다.

IDM, 팹리스, 파운드리 — 설계와 제조를 모두 하는 기업, 설계만 하는 기업, 제조만 하는 기업입니다. SK하이닉스는 IDM이지만 HBM4부터 베이스 다이 제조를 파운드리에 위탁합니다.

■ 참고 레퍼런스 (References)

TrendForce — 3분기 메모리 가격 전망 보도자료 —

<https://www.trendforce.com/presscenter/news/20260703-13134.html>

Counterpoint Research — 글로벌 D램 및 HBM 분기별 점유율(영문) —

<https://counterpointresearch.com/en/insights/global-dram-and-hbm-market-share>

Counterpoint Research — 전세계 D램 및 HBM 시장 점유율 분기별 데이터(국문) —

<https://korea.counterpointresearch.com/global-dram-and-hbm-market-share-quarterly/>

S&P Global Market Intelligence — 마이크론과 메모리 시장 분석 —

<https://www.spglobal.com/market-intelligence/en/news-insights/research/2026/06/micron-a-look-at-memory-ahead-of-earning>

디일렉 — SK하이닉스 2026년 2분기 실적발표 컨퍼런스콜 전문 —

<https://www.thelec.kr/news/articleView.html?idxno=60209>

헤럴드경제 — SK하이닉스·마이크론 D램 점유율 1%포인트 차, CXMT 급성장 —

<https://biz.heraldcorp.com/article/10830825>

한국일보 — 3분기 D램·eSSD 가격 흐름과 중국 YMTC의 범용 낸드 확대 —

<https://www.hankookilbo.com/news/article/A2026081915300000695>

뉴스핌 — SK하이닉스 미국 HBM 아키텍처 설계팀 운영 —

<https://www.newspim.com/news/view/20260819000419>

파이낸셜뉴스 — 삼성전자 HBM4·HBM4E 진척과 D램 점유율 비교 —

<https://www.fnnews.com/news/202607151821294643>

Samsung Newsroom — 업계 최초 HBM4 상용 제품 출하 —

<https://news.samsung.com/global/samsung-ships-industry-first-commercial-hbm4>

SK hynix Newsroom — 2026년 2분기 경영실적 발표 — <https://news.skhynix.co.kr/q2-2026-business-results/>

SK hynix Newsroom — 2025년 연간 경영실적 발표 —

<https://news.skhynix.co.kr/2025-business-results/>

SK hynix Newsroom — HBM에서 eSSD까지, 풀 스택 AI 메모리 전략 —

<https://news.skhynix.co.kr/hbm-to-essd/>

SK hynix Newsroom — 학력 제한 전면 폐지와 AI 시대 인재상 —

<https://news.skhynix.co.kr/ai-talent-recruit-2026/>

SK hynix Newsroom — 설계 직무 현직자 인터뷰(앰버서더 JOB로그 3편) —

<https://news.skhynix.co.kr/ambassador-job-log-ep3/>