

# 심층분석보고서

26하\_SK하이닉스\_R&D공정

마감일: 8월26일17시00분

| 노영우 컨설턴트 & 취업 플랫폼 '룩센트'

### ■ Executive Summary

2026년 8월 현재 SK하이닉스는 반도체 산업 역사상 유례를 찾기 어려운 국면 한가운데 서 있습니다. 회사는 2025년 연결 기준 매출 97조1,467억 원, 영업이익 47조2,063억 원으로 창사 이래 최대 실적을 기록했고, 2026년 1분기 매출 52조5,763억 원과 영업이익 37조6,103억 원에 이어 2분기에는 매출 79조3,187억 원, 영업이익 60조5,426억 원, 영업이익률 76.3%라는 제조업에서 보기 힘든 수익성을 냈습니다. 상반기 누적 매출만으로 100조 원을 넘겼고, 2분기 말 현금성 자산은 87조9,600억 원, 순현금은 69조3,700억 원으로 1분기 말 35조100억 원 대비 한 분기 만에 두 배 가까이 불었습니다. 7월 10일에는 미국 나스닥에 주식예탁증서를 상장하며 최대 45조 원 규모의 투자 재원 확보 경로를 열었습니다.

이 실적을 만든 것은 HBM입니다. HBM은 이미 회사 D램 매출의 40% 안팎을 차지하며, HBM 시장에서 SK하이닉스는 2026년 상반기 기준 절반을 넘는 점유율을 유지하고 있습니다. 다만 구도는 흔들리고 있습니다. 삼성전자가 2026년 2월 HBM4를 업계에서 가장 먼저 양산 출하했고, 엔비디아의 베라 루빈용 최종 품질 검증을 통과해 6월부터 공급을 시작했으며, AMD의 차세대 가속기에는 주공급사로 지명됐습니다. 마이크론도 같은 시기 공급망에 합류하면서 엔비디아 HBM4는 3사 경쟁 구도로 재편됐습니다. UBS는 2027년 HBM 점유율이 삼성 41%, SK하이닉스 39%로 뒤집힐 수 있다는 전망까지 내놔했습니다. 범용 D램 매출 1위 역시 2025년 1분기 SK하이닉스가 사상 처음 가져갔다가 2026년 상반기 삼성에 다시 넘어갔고, 마이크론이 1%포인트 차로 붙어 있습니다.

시장 자체는 극단적 공급 부족입니다. 범용 D램 계약가격은 2026년 1분기 전분기 대비 90~95%, 2분기 58~63% 급등했고, 3분기 상승률은 13~18%로 둔화가 예상됩니다. 광노정 CEO는 7월 나스닥 상장 첫날 인터뷰에서 내년이 공급 측면에서 업계 역사상 가장 어려운 해가 될 것이라고 말했습니다. HBM이 같은 용량의 DDR5보다 웨이퍼를 약 3배, HBM4는 약 4배 잡아먹으면서 범용 D램 공급까지 조이는 구조적 잠식이 벌어지고 있기 때문입니다.

이 국면에서 R&D공정은 회사의 기술 생명선입니다. R&D공정 담당 이성훈 부사장은 2026년 2월 세미콘 코리아 기조연설에서 기술 난도가 기존 추세선을 벗어나 급격히 상승하는 변곡점이 왔다고 진단했습니다. D램은 10나노 이하 노드로 들어섰고 낸드는 2D에서 3D로 전환됐으며, 다음 세대 기술 확보에 드는 시간과 자원이 계속 늘고 있습니다. Photo, Etch, Diffusion, ThinFilm, C&C, Wafer Bonding, PMA, R&D 장비기술, Foundry로 나뉜 아홉 갈래의 조직은 이 난도 상승을 정면으로 받아내는 곳이며, 광노정 CEO가 2026년 신년사에서 밝힌 "속도와 선행기술 중심의 과감한 투자"라는 방향이 실제로 구현되는 현장입니다. 인재 요건은 SKMS에 뿌리를 둔 VWBE, SUPLEX, 패기와 여섯 가지 인재 요건이 유지되는 가운데, 2026년 6월 수시채용부터 학력 제한이 전면 철폐되고 AI 활용 역량이 평가 항목에 들어가는 변화가 겹쳐 있습니다.

### ■ 1장: 산업(섹터) 분석

### ● 1-1. 메모리 반도체 산업의 정의와 D램·낸드의 구분

반도체는 크게 정보를 저장하고 기억하는 메모리 반도체와, 정보를 연산하고 처리하는 시스템 반도체로 나뉩니다. 세계 반도체 시장에서 메모리가 차지하는 비중은 통상 20~30% 사이를 오갔지만, AI 인프라 투자가 폭발한 2025년 이후 이 비중은 빠르게 올라가고 있습니다. 2026년 전체 반도체 시장은 1조 달러에 근접하는 성장세가 예상되며, 그 성장의 상당 부분을 메모리가 끌어올리고 있습니다. 이는 반도체 산업의 오랜 통념, 즉 "부가가치는 시스템 반도체에 있고 메모리는 범용품"이라는 인식이 흔들리고 있음을 뜻합니다.

메모리는 다시 두 종류로 갈립니다. D램은 전원이 끊기면 데이터가 사라지는 휘발성 메모리이고, 낸드플래시는 전원이 끊겨도 데이터가 남는 비휘발성 메모리입니다.

이 구분은 R&D공정을 이해하는 출발점이므로 조금 더 풀어 설명하겠습니다. D램은 작업용 책상에 해당합니다. 계산을 하려면 자료를 꺼내 펼쳐 놓아야 하는데, 책상이 넓고 손에 가까울수록 작업이 빠릅니다. 대신 자리를 뜨면 책상 위는 치워집니다. 낸드는 책장이나 창고입니다. 꺼내 오는 데 시간이 걸리지만 오래 보관할 수 있고 용량이 큼니다. AI 연산에서 GPU는 아무리 빨라도 책상이 좁으면 자료를 제때 못 펼쳐 놓아 놀게 됩니다. 연산 장치의 속도는 계속 빨라지는데 메모리가 데이터를 실어 나르는 속도가 따라가지 못해 생기는 병목을 업계는 메모리 월이라고 부르며, HBM은 이 벽을 깨려고 나온 제품입니다.

D램 안에서도 제품은 갈립니다. PC와 서버에 쓰는 범용 D램(DDR4, DDR5), 모바일용 저전력 D램(LPDDR5X, LPDDR6), 그리고 AI 가속기에 붙는 HBM입니다. 낸드 역시 스마트폰용 임베디드 제품, PC용 SSD, 데이터센터용 기업형 SSD(eSSD)로 나뉩니다. SK하이닉스는 이 모든 갈래를 다루는 종합 메모리 기업이며, 이 폭이 R&D공정 조직이 다루는 기술 범위를 그대로 결정합니다.

### ● 1-2. 가치사슬 전체 지도

메모리 반도체의 가치사슬은 여섯 단계로 이어집니다.

첫 단계는 소재입니다. 실리콘 웨이퍼, 포토레지스트(감광액), 각종 전구체 가스, 식각 가스, CMP 슬러리, 몰딩 소재가 여기 들어갑니다. 일본 신에츠와 섬코가 웨이퍼를, JSR과 도쿄오카공업이 포토레지스트를 오래 지배해 왔고, 국내에서는 SK머티리얼즈, 솔브레인, 동진썬미켄 등이 자리를 넓혀 왔습니다. 소재는 미량의 불순물 하나로 수율이 흔들리기 때문에 한번 검증된 공급사를 바꾸기 어렵고, 그래서 교체 비용이 대단히 높습니다.

둘째는 장비입니다. 노광 장비를 사실상 독점한 네덜란드 ASML, 증착과 식각의 어플라이드머티리얼즈와 램리서치, 열처리와 코팅의 도쿄일렉트론, 계측과 검사의 KLA가 세계 시장을 나눠 갖고 있습니다. 국내에서는 세메스, 원익IPS, 주성엔지니어링, 한미반도체(HBM 본딩 장비)가 성장했습니다. 장비는 한 대에 수백억 원에서 수천억 원에 이르며, 특히 High-NA EUV는 대당 3억8,000만~4억 달러 수준으로 알려져 있습니다.

셋째는 설계입니다. 메모리는 시스템 반도체와 달리 설계와 제조가 분리되지 않은 경우가 대부분이라 이 단계는 제조사 내부에 있습니다. 다만 HBM4 세대부터는 HBM 맨 아래에 깔리는 베이스 다이가 로직 칩 성격을 갖게 되면서, 이 부분을 외부 파운드리에 맡기는 흐름이 생겼습니다.

넷째는 제조입니다. 웨이퍼에 회로를 새기는 전공정으로, 노광, 식각, 증착, 확산, 평탄화, 세정이 수백 회 반복됩니다. R&D공정 직무가 담당하는 영역이 바로 여기입니다.

다섯째는 후공정입니다. 완성된 웨이퍼를 자르고 쌓고 포장해 최종 칩으로 만드는 단계로, 과거에는 부가가치가 낮은 마무리 작업으로 여겨졌지만 HBM 등장 이후 완전히 달라졌습니다. TSV 뚫기, 다이 얇게 갈기, 적층, 몰딩이 모두 고난도 기술이 되면서 후공정은 이제 경쟁력의 핵심으로 올라섰습니다. SK하이닉스가 청주에 P&T7 패키징 전용 시설을 짓는 이유가 여기 있습니다.

여섯째는 세트업체와 고객입니다. 과거에는 PC와 스마트폰 제조사가 최종 고객이었지만, 지금은 엔비디아, AMD, 구글, 아마존, 마이크로소프트, 오픈AI 같은 AI 인프라 사업자가 실질적인 수요 결정권을 쥐고 있습니다.

부가가치가 가장 두텁게 물리는 지점은 전통적으로 ASML 같은 독점 장비사였습니다. 그런데 2026년 현재는 제조사 쪽으로도 초과 이윤이 몰려 있습니다. 영업이익률 76%는 반도체 제조가 일시적으로 장비사 못지않은 지대를 누리고 있음을 보여주는 숫자입니다. 다만 이는 극단적 공급 부족이 만든 결과이지 메모리 제조의 구조적 마진이 아닙니다. 이 구분은 2장 베어 케이스에서 다시 다루겠습니다.

용어를 하나 풀어 두겠습니다. 소부장은 소재, 부품, 장비를 줄인 말로, 반도체 제조를 뒷받침하는 후방 산업 전체를 가리킵니다. 이 산업에서 왜 중요한가 하면, 신공정은 칩 회사 혼자 만들 수 없기 때문입니다. 새 박막을 쌓으려면 그 박막을 만들 전구체가 있어야 하고, 그 전구체를 다룰 장비가 있어야 합니다. R&D공정 엔지니어는 신기술 개발 초기 단계부터 장비사와 소재사를 불러 함께 조건을 잡습니다. JD에 적힌 R&D 장비기술 영역이 "선행 요소 기술 개발 단계부터 장비 업체와의 협업 및 개조·개선"을 말하는 것이 정확히 이 대목입니다.

### ● 1-3. 메모리 사이클의 작동 원리와 2026년의 이례성

메모리 산업을 이해하는 데 가장 중요한 개념은 사이클입니다. 작동 원리는 이렇습니다. 수요가 늘면 가격이 오릅니다. 가격이 오르면 제조사들이 앞다퉈 공장을 짓습니다. 공장은 착공에서 양산까지 2~3년이 걸리므로, 완공 시점에는 이미 수요가 식어 있는 경우가 많습니다. 그러면 공급 과잉으로 가격이 폭락하고, 제조사들은 감산과 투자 축소로 돌아섭니다. 재고가 소진되면 다시 부족해지고 가격이 오릅니다.

농사에 비유하면 이해가 빠릅니다. 배추값이 오르면 농부들이 너도나도 배추를 심고, 이듬해 배추가 쏟아져 값이 무너지며, 농부들이 배추를 안 심으면 다시 값이 뛩니다. 메모리는 발

하나 만드는 데 수십조 원과 3년이 드는 초대형 농사이므로 진폭이 크고 주기가 깁니다.

2026년이 이례적인 이유는 두 가지입니다. 첫째, 수요의 성격이 다릅니다. AI 데이터센터 수요는 소비자 경기와 다른 궤도로 움직이며, 규모가 과거 어떤 수요보다 큼니다. 박노정 CEO는 2026년 신년사에서 예상을 뛰어넘던 AI 수요가 이제 기대 이상의 호재가 아니라 당연한 전제가 됐다고 표현했습니다. 협력사 총회에서는 AI 수요가 일시적 기회가 아니라 산업의 표준이 됐고 이에 따라 반도체 산업 구조 자체가 재편되는 지각 변동이 일어나고 있다고 말했습니다.

둘째, 공급 확대가 물리적으로 막혀 있습니다. 신규 팹은 2028년쯤에야 의미 있게 돌아가고, 그 사이 HBM이 기존 D램 캐파를 잠식합니다. 시그마인텔은 세계 D램 수급이 2025년 8% 공급 과잉에서 2026년 12% 공급 부족으로 뒤집힐 것으로 봤습니다. 이 때문에 범용 D램 계약가격이 2026년 1분기 전분기 대비 90~95%, 2분기 58~63% 오르는 기록적 국면이 나왔습니다. 3분기 상승률 전망은 13~18%로 낮아졌는데, 이는 공급이 풀려서가 아니라 이미 오른 가격 기준이 높아졌고 소비자용 수요가 약해졌기 때문입니다. 성숙 노드 부족이 심해져 DDR2, DDR3 같은 구형 제품까지 값이 오르는 현상도 관찰됩니다.

R&D공정 관점에서 사이클이 중요한 이유는 따로 있습니다. 사이클 하강기에도 차세대 노드 개발은 멈출 수 없습니다. 오히려 하강기에 기술을 준비한 회사가 다음 상승기의 초과 이익을 가져갑니다. SK하이닉스가 2010년대 후반 불황기에도 HBM 개발을 이어간 결과가 지금의 지위입니다. 개발 조직의 성과가 실적에 반영되기까지 몇 년의 시차가 있다는 점이 이 직무의 시간 감각을 규정합니다.

### ● 1-4. AI 데이터센터 수요와 HBM의 웨이퍼 잠식

HBM은 D램 여러 장을 수직으로 쌓고 TSV로 관통 연결해 데이터 통로를 극단적으로 넓힌 제품입니다. 세대별로 보면 HBM3E는 초당 1.2테라바이트 안팎, HBM4는 핀당 전송 속도 11.7~13Gbps에 단일 스택 기준 최대 3.3TB/s, HBM4E는 핀당 16Gbps에 4.0TB/s를 지향합니다. 엔비디아 가속기 하나에 실리는 HBM 용량도 2020년 A100의 80GB에서 2023년 H200의 141GB, 2025년 B300의 288GB로 늘었고, 차세대 제품에서는 1TB급이 거론됩니다.

여기서 산업 구조를 바꾸는 결정적 사실이 나옵니다. HBM은 같은 용량의 범용 DDR5 대비 웨이퍼를 약 3배 더 씹니다. HBM4는 약 4배입니다. 칩을 얇게 갈아 여러 장 쌓아야 하고, 그 과정에서 손실이 생기며, 셀 자체도 크기 때문입니다. 그 결과 HBM 생산을 늘리면 늘릴수록 범용 D램 공급이 줄어듭니다. 2026년 기준 HBM이 전체 D램 웨이퍼 투입량의 20% 대 중반을 차지한다는 추정이 나오는데, 이는 AI 서버 수요가 PC와 스마트폰용 메모리 가격까지 밀어 올리는 연결 고리가 됩니다. 삼성전자가 2월부터 HBM4로 웨이퍼를 돌리기 시작하자 범용 공급난이 더 심해졌다는 분석이 나온 배경입니다.

이 잠식 구조는 R&D공정에 두 가지 과제를 던집니다. 하나는 HBM용 D램 칩을 더 얇게, 더 안정적으로 만드는 기술입니다. 16단 적층 시 웨이퍼 두께를 50마이크로미터에서 30

마이크로미터 수준으로 낮춰야 한다는 요구가 나오는데, 이 정도로 얇아지면 웨이퍼가 휘고 깨집니다. 다른 하나는 같은 캐파에서 더 많은 비트를 뽑아내는 미세화입니다. 1c에서 1d로 넘어가는 노드 전환이 곧 공급 확대와 같은 효과를 내기 때문입니다.

### ● 1-5. 2026년 시장 규모와 가격 동향의 구체적 숫자

HBM 시장 규모부터 보겠습니다. 뱅크오브아메리카는 2026년 HBM 시장을 546억 달러로 추정했으며 이는 전년 대비 58% 늘어난 수치입니다. 마이크론은 HBM 총유효시장이 2025년 약 350억 달러에서 2028년 약 1,000억 달러로 연평균 40% 안팎 성장할 것으로 전망하면서, 2028년 HBM 시장 규모가 2024년 D램 전체 시장보다 크다고 밝혔습니다. 메모리 1개 카테고리가 4년 전 전체 시장을 넘어선다는 뜻이며, 이것이 지금 벌어지는 변화의 크기를 보여줍니다.

범용 메모리 가격은 앞서 언급한 대로 2026년 1분기 D램 90~95% 급등에서 2분기 58~63%, 3분기 13~18%로 상승 폭이 줄어드는 경로를 그리고 있습니다. 낸드는 2분기 55~75% 범위의 급등 후 3분기 10~15%가 예상됩니다. 상승률 둔화를 하락 전환으로 읽으면 안 됩니다. 트렌드포스는 3분기에도 D램 시장 전반의 심각한 공급 부족이 이어질 것으로 봤고, 상승률 축소의 원인으로 소비자용 수요 약화와 높아진 비교 기준을 들었습니다.

D램 공급 부족의 종료 시점에 대해서는 견해가 갈립니다. 국내 증권가 일각은 최소 2027년까지 이어질 것으로 보며, 의미 있는 공급 증가는 삼성전자 평택 P5와 용인 클러스터가 본격 가동되는 2028년부터 가능하다고 봅니다. 다만 난야 경영진은 2028년 하반기까지 부족이 지속될 수 있다는 더 긴 전망을 냈습니다. 반면 트렌드포스는 낸드에 한해 2027년 공급 증가가 수요를 앞질러 2027년 하반기부터 제약이 풀릴 것으로 봤습니다. 이 견해차는 D램과 낸드의 증설 난도 차이에서 비롯합니다. 낸드는 단수를 올려 용량을 늘리는 여지가 상대적으로 크고, D램은 미세화 한계에 더 가깝게 붙어 있기 때문입니다.

### ● 1-6. 미세화의 물리적 한계와 D램 기술 로드맵

D램의 세대는 10나노급 안에서 1x, 1y, 1z, 1a, 1b, 1c, 1d 순으로 진화합니다. 여기서 노드라는 말을 풀어 두겠습니다. 노드는 회로 선폭의 세대를 가리키는 이름표입니다. 숫자가 작아질수록 같은 면적에 더 많은 셀을 넣을 수 있고, 웨이퍼 한 장에서 나오는 칩 수가 늘어 비트당 원가가 내려갑니다. SK하이닉스는 2026년 현재 6세대인 1c를 주력으로 램프업하고 있으며, 1d 개발이 다음 과제입니다. 참고로 차선용 미래기술연구원장이 과학기술훈장을 받은 공적이 10나노급 D램 테크 플랫폼 도입인데, 1x에 처음 적용한 이 플랫폼이 1y, 1z, 1a, 1b, 1c까지 이어졌습니다. 플랫폼 개념이 세대를 관통한다는 점은 R&D공정 업무의 성격을 잘 보여줍니다. 한 세대를 위해 만든 기반이 이후 여러 세대의 토대가 되는 것입니다.

문제는 미세화가 물리 법칙에 부딪히고 있다는 점입니다. D램 셀은 트랜지스터 하나와 커패시터 하나로 이뤄지는데, 커패시터는 전하를 담는 그릇입니다. 셀이 작아지면 그릇도

작아지고, 담을 수 있는 전하가 줄어 데이터가 금방 새어 나갑니다. 그래서 커패시터를 깊게 파 내려가는 방식이 쓰여 왔지만, 종횡비가 커질수록 식각이 어렵고 구조가 무너집니다.

이 한계를 넘으려는 시도가 몇 갈래로 진행됩니다. 첫째는 4F2 구조입니다. 현재 D램 셀은 6F2 구조로, 셀 하나가 최소 선평의 제곱 대비 6배 면적을 차지합니다. 이를 4배로 줄이면 같은 면적에 1.5배 많은 셀이 들어갑니다. 둘째는 수직채널트랜지스터입니다. 트랜지스터를 눕히지 않고 세워 면적을 줄이는 방식으로, 4F2 구현의 열쇠로 꼽힙니다. 셋째는 3D D램입니다. 낸드처럼 D램 셀을 수직으로 쌓아 올리는 구조로, 2030년대 초반 양산이 거론되는 장기 과제입니다. 넷째는 소재 교체입니다. 손윤익 팀장이 신규 임원으로 선임된 공적으로 언급된 하이케이메탈게이트 공정의 D램 적용이 그 예로, 게이트 절연막을 유전율이 높은 물질로 바꿔 누설 전류를 줄이고 전력 소모를 낮추는 기술입니다.

이 모든 시도가 공통으로 요구하는 것은 새로운 박막, 새로운 식각, 새로운 세정입니다. 즉 구조 혁신은 소자 설계만의 일이 아니라 공정 개발의 일입니다. JD에서 Etch 영역이 "기술 한계를 돌파하고 양산성을 확보"라고, ThinFilm 영역이 "미래 반도체를 위한 핵심 ThinFilm 기술을 준비"라고 쓴 것이 이 맥락입니다.

### ● 1-7. 낸드의 단수 경쟁과 AI 스토리지의 부상

낸드는 셀을 수직으로 쌓아 올리는 3D 구조로 전환한 지 10년이 넘었고, 지금은 단수 경쟁이 진행 중입니다. 200단대를 지나 300단대가 양산 국면에 들어섰으며, 400단이 다음 분수령으로 꼽힙니다. SK하이닉스는 세계 최초로 300단 이상 낸드를 QLC 방식으로 구현했다고 밝혔고, 이 제품으로 2026년 상반기부터 AI 데이터센터 시장을 공략한다는 계획을 내놨습니다.

QLC라는 용어를 풀겠습니다. 낸드는 셀 하나에 몇 비트를 담느냐로 나뉩니다. SLC는 1비트, MLC는 2비트, TLC는 3비트, QLC는 4비트입니다. 셀 하나에 더 많은 정보를 담으면 같은 면적에서 용량이 커져 비트당 원가가 내려가지만, 전압 구간을 더 잘게 쪼개야 하므로 오류가 늘고 수명이 짧아집니다. AI 데이터센터는 한 번 쓰고 여러 번 읽는 데이터가 많아 QLC가 잘 맞고, 그래서 대용량 eSSD 시장에서 QLC가 빠르게 자리를 넓혔습니다.

AI가 낸드에 미치는 영향은 처음엔 과소평가됐습니다. AI는 D램 이야기이지 낸드와는 무관하다는 인식이 있었기 때문입니다. 그런데 AI 모델 학습 데이터와 추론 캐시가 폭증하면서 스토리지 수요가 급격히 늘었고, HDD 공급 부족이 겹치며 eSSD가 대체재로 부상했습니다. 그 결과 낸드 전업 회사들의 위상이 달라졌습니다. 2025년 3분기 낸드 점유율은 삼성 32.3%, SK하이닉스 19.3%, 키옥시아 15.3%, 샌디스크 12.4% 순이었으며, 키옥시아가 마이크론을 앞질렀습니다.

SK하이닉스는 여기에 더해 샌디스크와 함께 HBF라는 개념을 표준화하려 하고 있습니다. HBF는 고대역폭 플래시로, HBM처럼 낸드를 쌓아 대역폭을 높이는 발상입니다. D램보다 훨씬싼 값에 대용량을 제공하면서 대역폭 손해를 줄이려는 시도로, 성공하면 AI 메모리 계층 구조

자체가 바뀝니다.

### ● 1-8. 패키징 혁명: TSV에서 하이브리드 본딩까지

과거 반도체 산업에서 패키징은 마무리 포장으로 취급됐습니다. 지금은 다릅니다. HBM은 패키징 기술이 곧 제품 경쟁력인 영역입니다.

TSV는 실리콘관통전극의 줄임말로, 칩을 위아래로 뚫어 구멍에 전극을 채워 층 사이를 직결하는 기술입니다. 예전에는 칩 가장자리에 가느다란 선을 돌려 연결했는데, 그러면 신호가 돌아가는 거리가 길고 연결할 수 있는 통로 수도 적었습니다. TSV는 건물 각 층을 계단으로 돌아가지 않고 엘리베이터 통로로 곧장 잇는 것에 해당하며, 통로를 수천 개 뚫을 수 있어 대역폭이 비약적으로 커집니다.

TSV로 층을 뚫은 다음에는 층을 붙여야 합니다. SK하이닉스의 강점이 여기 있습니다. MR-MUF는 매스 리플로우 몰디드 언더필의 약자로, 쌓아 올린 칩 더미에 한 번에 열을 가해 접합하고 칩 사이 빈 공간에 액체 보호재를 흘려 넣어 굳히는 방식입니다. 한 층씩 눌러 붙이는 방식보다 생산성이 높고, 보호재가 열을 잘 빼내 방열에도 유리합니다. 이를 개량한 어드밴스드 MR-MUF는 기존보다 훨씬 얇은 칩을 힘 없이 쌓을 수 있게 했습니다. SK하이닉스는 HBM4의 12단과 16단까지 이 방식을 유지하고, 그 이후 세대에서 하이브리드 본딩을 병행 도입하는 경로를 택했습니다.

하이브리드 본딩은 칩과 칩 사이에 범프라는 작은 납땜 돌기를 두지 않고 구리 패드를 맞대어 원자 수준에서 결합시키는 기술입니다. 범프가 사라지므로 패키지가 얇아지고 층 간 거리가 줄어 신호가 빨라지며, 같은 높이 규격 안에 더 많은 층을 넣을 수 있습니다. 20단 이상 초고단 HBM에는 사실상 필수로 여겨집니다. 문제는 난도입니다. 구리 패드를 맞붙이려면 표면이 원자 단위로 평탄하고 티끌 하나 없이 깨끗해야 합니다. 요철이 남으면 붙지 않고, 오염이 있으면 접합 강도가 떨어집니다. 즉 하이브리드 본딩의 성패는 CMP와 세정 기술이 좌우하며, 이것이 JD의 C&C 영역과 Wafer Bonding 영역이 차세대 기술의 최전선인 이유입니다. 삼성전자가 HBM4 16단에 하이브리드 본딩을 선제 도입하는 쪽으로 기울었다는 관측이 나오면서, 두 회사의 기술 경로 차이는 업계의 주요 관전 지점이 됐습니다.

### ● 1-9. 노광 기술의 전환과 High-NA EUV

반도체 회로는 빛으로 웨이퍼에 패턴을 인쇄해 만듭니다. 마스크라는 원판에 회로 도면을 그려 두고, 그 위로 빛을 쏘아 아래 웨이퍼의 감광액에 상을 맺히게 하는 방식입니다. 사진 인화를 떠올리면 됩니다.

여기서 결정적인 물리 제약이 빛의 파장입니다. 파장보다 작은 무늬는 선명하게 찍히지 않습니다. DUV는 파장 193나노미터, EUV는 13.5나노미터입니다. 파장이 열네 배 넘게 짧아지니 훨씬 작은 패턴을 한 번에 그릴 수 있습니다. EUV가 나오기 전에는 DUV로 여러 번 나눠 찍어 패턴을 겹치는 멀티패터닝을 썼는데, 공정 횟수가 늘어 시간과 비용이 급증했고 겹침 오차도 커졌습니다. SK하이닉스는 1a 세대부터 EUV를 D램 양산에 도입했습니다.

High-NA EUV는 여기서 한 걸음 더 나아간 장비입니다. NA는 개구수로, 렌즈가 빛을 얼마나 넓은 각도로 받아들이는지를 나타냅니다. 기존 EUV의 0.33에서 0.55로 키우면 이론적으로 1.7배 작은 패턴을 그릴 수 있습니다. SK하이닉스는 이천 M16에 ASML의 High-NA EUV 장비를 들여 업계에서 앞서 나갔습니다. 다만 장비를 들이는 것과 양산에 쓰는 것은 다릅니다. 시야 범위가 절반으로 줄어 마스크를 나눠 찍고 이어 붙여야 하고, 감광액도 새로 개발해야 하며, 원가 대비 이득이 명확해야 합니다. High-NA를 언제 어느 층에 투입할지 판단하는 것 자체가 Photo 조직의 핵심 과제입니다.

여기서 OPC를 설명하겠습니다. OPC는 광 근접 보정입니다. 빛으로 아주 작은 패턴을 찍으면 회절 때문에 도면대로 나오지 않습니다. 사각형 모서리가 둥글게 뭉개지고 선 끝이 짧아집니다. 그래서 마스크에 도면을 그대로 그리지 않고, 모서리를 일부러 튀어나오게 하거나 선 끝을 길게 빼는 등 미리 찌그러뜨려 그립니다. 그러면 실제로 찍힌 결과가 원하는 모양에 가까워집니다. 붓글씨를 쓸 때 먹이 번질 것을 예상해 획을 가늘게 긋는 것과 비슷합니다. 패턴이 파장보다 작아질수록 이 보정 계산량이 폭발적으로 늘어 지금은 대규모 연산과 머신러닝이 동원됩니다. JD에서 Photo 영역이 노광 공정 개발과 OPC 업무를 함께 묶어 놓은 이유가 여기 있습니다.

### ● 1-10. 산업을 움직이는 거시 변수

첫째는 지정학과 수출 통제입니다. 미국은 첨단 반도체 장비와 HBM의 대중국 수출을 통제하고 있으며, 이는 중국 CXMT와 YMTC의 첨단화를 늦추는 방벽이자 동시에 한국 기업의 중국 사업을 제약하는 양날의 도구입니다. SK하이닉스는 우시에 D램 팹을, 다롄에 낸드 팹을 두고 있어 이 변수에 노출돼 있습니다.

둘째는 산업 정책입니다. 미국 반도체 지원법, 한국의 반도체 특별법과 용인 클러스터 조성, 그리고 2026년 6월 30일 광주에서 열린 서남권 첨단산업 발전비전 보고회에서 곽노정 CEO가 발표한 서남권 생산거점 확장 구상이 대표적입니다. 그 자리에서 1기가와트 규모 AI 데이터센터 구축 계획도 함께 제시했습니다.

셋째는 전력과 용수입니다. 팹 한 곳이 중형 도시급 전력을 씁니다. 서남권이 새 후보지로 거론된 이유 가운데 하나가 대규모 부지에 안정적 전력과 용수를 댈 수 있다는 점이었습니다. 전력 확보는 이제 반도체 투자의 전제 조건이 됐습니다.

넷째는 환율입니다. 메모리는 달러로 팔고 원화로 비용을 치르는 구조라 원화 약세는 실적에 유리합니다. 다만 장비를 달러와 유로로 사 오므로 투자 국면에서는 반대 효과도 생깁니다.

다섯째는 AI 캐פק스 사이클입니다. 하이퍼스케일러의 설비 투자 규모가 메모리 수요를 좌우하며, 이 투자가 부채로 조달되는 비중이 커지면서 국제결제은행과 각국 중앙은행이 시스템 리스크를 경고하는 상황입니다.

### ● 1-11. 정리와 해석

산업 갈래를 하나로 묶으면 이렇게 정리됩니다. 메모리는 사이클 산업이지만 지금은 AI라는 구조적 수요가 사이클 위에 얹힌 국면이며, 그 수요가 HBM을 통해 범용 D램 캐파까지 잠식하면서 전 제품군 부족을 만들고 있습니다. 동시에 미세화는 물리 한계에 부딪혀 4F2, 수직채널트랜지스터, 3D D램 같은 구조 혁신과 High-NA EUV, 하이브리드 본딩 같은 공정 혁신이 동시에 요구되고 있습니다. 이성훈 R&D공정 담당 부사장이 세미콘 코리아 2026 기조연설에서 변곡점이 도래했다고 말한 것은 이 두 흐름이 겹쳤다는 진단입니다. 기술 난도가 기존 추세선을 벗어나 급격히 오르고, 다음 세대 확보에 드는 시간과 자원이 계속 늘어나는 국면이라는 뜻입니다.

이 진단이 R&D공정 직무에 주는 의미는 분명합니다. 과거처럼 앞선 세대의 방식을 조금씩 개량하는 것으로는 다음 노드에 닿지 못합니다. 새로운 소재, 새로운 구조, 새로운 장비를 함께 끌어와야 하며, 그 과정에서 실패 횟수가 늘고 개발 기간이 길어집니다. 회사가 선행기술 중심 투자를 강조하고 AI를 연구개발에 끌어들이는 이유가 여기 있습니다.

## ■ 2장: 주요 기업 비교 및 대상 회사 포지셔닝

### ● 2-1. 삼성전자 DS부문

삼성전자 DS부문은 메모리, 시스템LSI, 파운드리를 아우르는 세계 최대 종합 반도체 조직입니다. 강점은 세 가지로 정리됩니다. 첫째, 자본과 연구개발 규모입니다. 연간 연구개발 투자가 SK하이닉스의 몇 배에 이르며, 이는 여러 기술 경로를 동시에 시도할 여력을 줍니다. 둘째, 포트폴리오 폭입니다. D램, 낸드, 파운드리, 이미지센서, 시스템LSI를 모두 갖춰 고객에게 통합 제안을 할 수 있습니다. 저전력 메모리 모듈 SOCAMM2와 HBM4를 묶은 원스톱 솔루션 전략이 그 예입니다. 셋째, 범용 메모리에서의 저력입니다. 2025년 3분기 이후 범용 D램과 낸드 호조로 메모리 전체 매출 1위를 되찾았고, 2026년 상반기 D램 매출 점유율 38~39%로 SK하이닉스를 앞섰습니다.

약점은 오랫동안 HBM이었습니니다. HBM3E 세대에서 수율과 성능 문제로 엔비디아 인증에 어려움을 겪었고, 2025년 2분기 HBM 점유율이 17%까지 밀려 3위로 떨어졌습니다. 그러나 2026년 들어 반전이 시작됐습니다. 2월 업계 최초로 HBM4 양산 출하를 시작하며 6세대 10 나노급 D램 기반으로 엔비디아가 요구한 11.7Gbps 규격을 충족했고, 베라 루빈용 최종 품질 검증을 통과해 6월부터 양산 제품 공급에 들어갔습니다. 같은 시기 AMD의 차세대 AI 가속기 MI400 시리즈에는 HBM4 주공급사로 지명됐습니다. 카운터포인트리서치는 삼성의 2026년 HBM 점유율이 30%대로 회복될 수 있다고 봤고, UBS는 2027년 삼성 41% 대 SK 하이닉스 39%로 순위가 뒤집힐 가능성까지 제시했습니다.

기술 경로에서 삼성은 더 공격적인 선택을 했습니다. HBM4 16단 적층에서 웨이퍼 두께를 50마이크로미터에서 30마이크로미터 수준으로 낮추고 하이브리드 본딩을 앞당겨 적용하는 방향입니다. 성공하면 단수 경쟁에서 앞서 나가고, 실패하면 수율 문제로 다시 발목이 잡히는

구조입니다. 이 대비는 공정 개발의 본질을 잘 보여줍니다. 새 기술을 언제 도입할지는 기술만의 문제가 아니라 위험 감수의 문제입니다.

### ● 2-2. 마이크론 테크놀로지

마이크론은 미국 유일의 메모리 종합반도체기업으로, D램과 낸드를 모두 다룹니다. 강점은 기술력과 정책 접근성입니다. HBM3E에서 전력 효율 우위를 주장하며 엔비디아 H200에 24GB8단 제품을 공급했고, 미국 반도체 지원법의 수혜를 받으며 아이다호와 뉴욕에 신규 팹을 짓고 있습니다. 생산 기지가 미국, 대만, 일본, 싱가포르에 분산돼 있어 지정학 위험 분산 측면에서도 유리합니다.

약점은 규모였습니다. 삼성과 SK하이닉스 대비 캐파가 작아 공급 확대 속도에서 밀렸습니다. 이를 보완하기 위해 2026년 1월 대만 PSMC의 통뤼 P5 팹을 총 현금 18억 달러에 인수하기로 했습니다. 300밀리미터 클린룸 30만 평방피트가 포함된 거래로, 2026년 2분기 종결이 예상됐습니다.

HBM4에서 마이크론의 위치는 한때 불투명했습니다. 세미애널리시스는 마이크론이 엔비디아 HBM4 공급 경쟁에서 사실상 탈락했다고 진단했으나, 마이크론은 고객사 출하를 이미 시작했다고 반박했습니다. 결과적으로 엔비디아는 6월 GTC 타이베이 기조연설에서 베라 루빈 NVL72를 소개하며 삼성, SK하이닉스, 마이크론 세 회사를 HBM4 공급사로 제시했습니다. 트렌드포스는 엔비디아가 3사를 모두 포함시킨 배경으로 D램 가격 급등을 지목했습니다. 범용 D램 수익성이 회복되면서 메모리 업체들이 캐파를 D램 쪽으로 재배분할 가능성이 커졌고, 그러면 HBM 공급 여력이 제한되므로 엔비디아로서는 공급처를 넓혀 특정 업체 의존도를 낮출 수밖에 없다는 분석입니다.

마이크론 CEO 산자이 메로트라는 공급 부족이 2027년까지 이어질 것으로 전망했고, D램 점유율에서 SK하이닉스를 1%포인트 차로 추격하는 수준까지 올라섰습니다.

### ● 2-3. 키옥시아와 샌디스크

키옥시아는 낸드플래시를 발명한 도시바에서 분사한 일본 회사이고, 샌디스크는 웨스턴디지털에서 분리된 미국 회사입니다. 두 회사는 일본 요카이치와 기타카미 공장에서 BiCS 3D 낸드를 공동 개발하고 공동 생산합니다. 8세대 218단을 지나 300단 이상 제품을 준비하고 있습니다.

이 합작 구조는 낸드 산업의 경제학을 보여줍니다. 낸드는 D램보다 가격 경쟁이 심하고 마진이 얇아, 단독으로 최신 장비와 연구개발 비용을 감당하기 어렵습니다. 그래서 두 회사가 개발비와 설비 투자를 나누고 생산량을 배분합니다. 협력하면서 동시에 시장에서 경쟁하는 관계입니다.

AI 스토리지 수요 확대로 두 회사의 위상이 달라졌습니다. 2025년 3분기 키옥시아는 낸드 점유율 15.3%로 마이크론을 앞질렀고, 샌디스크는 12.4%를 기록했습니다. 2026년 초 두

회사 주가가 크게 오르며 재평가받았습니다. 다만 구조적 한계도 분명합니다. D램과 HBM이 없어 AI 메모리의 중심 전장에 참여하지 못합니다. AI 인프라 투자의 가장 큰 몫은 HBM으로 흘러가는데 그 흐름에서 비껴나 있는 셈입니다. SK하이닉스는 이 두 회사를 경쟁자로 두면서도 샌디스크와는 HBF 국제 표준화에 협력하는 이중 관계를 유지하고 있습니다.

### ● 2-4. CXMT와 YMTC

CXMT는 2016년 중국 정부 지원으로 설립된 중국 최대 D램 회사입니다. 성장 속도가 산업 전체의 변수로 떠올랐습니다. 상장 투자설명서에 따르면 2026년 1분기 매출이 인민폐 508억 위안으로 전년 동기 대비 719.13% 급증했습니다. 2026년 7월 상하이 STAR마켓 상장 첫날 주가가 466% 폭등하며 시가총액이 약 3.3조 위안에 이르러 공상은행을 제치고 중국 A주 최대 상장기업에 올랐습니다. 아시아 최대 규모 기업공개 가운데 하나로 기록됐습니다. 생산능력은 연말 월 35만 장 웨이퍼 수준으로 마이크론에 근접할 것이라는 관측이 나오며, LPDDR5X를 양산하고 LPDDR6 개발에도 들어갔습니다.

약점은 두 가지입니다. 첫째, 선단 공정에서 한국과 미국 3사 대비 3년 안팎의 기술 격차가 있습니다. 둘째, 미국 수출 통제로 EUV를 비롯한 첨단 장비를 들여올 수 없습니다. HBM 양산에는 아직 이르지 못했고, 낸드 회사인 YMTC와 HBM 협력을 모색하는 단계입니다.

당장 SK하이닉스의 HBM을 위협하지는 못합니다. 그러나 범용 D램과 레거시 제품에서 가격 공세를 펴면 사이클 하단을 낮출 수 있습니다. AI 특수가 지나간 뒤 범용 시장으로 캐파가 돌아왔을 때 CXMT가 만들어 놓은 공급이 어떤 영향을 미칠지가 중장기 관전 지점입니다. 국내 증권가에서도 중국 반도체 굴기를 D램 공급 부족 전망의 최대 변수로 꼽습니다.

### ● 2-5. TSMC와 파운드리 진영

TSMC는 메모리를 만들지 않지만 SK하이닉스와 깊이 얽혀 있습니다. HBM4부터 HBM 맨 아래 깔리는 베이스 다이가 로직 성격을 강하게 띠게 됐고, SK하이닉스는 이를 자체 공정으로 만들지 않고 TSMC의 첨단 로직 공정에 맡기는 협력 관계를 맺었습니다. 커스텀 HBM 시대에는 고객이 원하는 연산 기능 일부를 베이스 다이에 담게 되므로, 메모리 회사가 로직 공정 역량을 빌려 오는 구조가 자연스러워집니다.

엔비디아의 베라 루빈 플랫폼 자체가 TSMC 3나노 공정과 첨단 패키징, 그리고 HBM4를 결합해 구현됩니다. 즉 AI 가속기 한 대는 파운드리, 패키징, 메모리 세 축의 합작품이며, 어느 하나가 늦으면 전체가 늦습니다. 실제로 베라 루빈은 설계 변경에 따른 냉각 시스템 문제와 HBM4 공급 일정이 얹히며 출시 계획이 조정됐고, 트렌드포스는 2026년 AI 서버 시장에서 루빈 플랫폼 비중 전망치를 29%에서 22%로 낮췄습니다. 이 사례는 메모리 회사의 개발 일정이 왜 고객 일정과 촘촘히 묶여야 하는지를 보여줍니다. R&D공정에서 적기 개발이 강조되는 실질적 이유입니다.

JD에 Foundry 영역이 포함된 점도 짚어 둘 필요가 있습니다. SK하이닉스는 SK하이닉스시스템아이씨를 통해 파운드리 사업을 운영하고 있으며, 해당 영역은 SoC 파운드리

공정의 불량 원인 분석과 공정 최적화, EPM 산포 관리를 담당합니다. 메모리 개발과는 다른 결이므로, 5장에서 따로 다루겠습니다.

### ● 2-6. 소재·장비 진영

경쟁 구도를 볼 때 소부장 진영을 빼면 그림이 반쪽이 됩니다. ASML은 EUV와 High-NA EUV를 독점 공급하며 사실상 산업 전체의 속도를 정합니다. 어플라이드머티리얼즈와 램리서치는 증착과 식각에서, 도쿄일렉트론은 코팅과 열처리에서, KLA는 계측과 검사에서 강합니다. 국내에서는 세메스가 세정과 트랙 장비를, 원익IPS가 증착 장비를, 한미반도체가 HBM용 본딩 장비를 공급하며 성장했습니다.

R&D공정 관점에서 이들은 협력 대상이자 협상 대상입니다. 새 공정을 개발하려면 그에 맞는 장비가 필요한데, 장비사는 여러 고객을 상대하므로 특정 회사만을 위한 개조에 소극적일 수 있습니다. 그래서 칩 회사는 선행 개발 단계부터 장비사와 공동 과제를 돌리고, 필요하면 장비를 개조하며, 때로는 장비사에 자사 요구를 반영시키기 위해 초기 투자를 감수합니다. JD의 R&D 장비기술 영역이 하는 일이 정확히 이것입니다.

### ● 2-7. SK하이닉스의 포지셔닝

SK하이닉스의 위치는 네 가지로 규정됩니다.

첫째, HBM 선도 사업자입니다. HBM3와 HBM3E 두 세대를 엔비디아에 앞서 공급하며 굳힌 신뢰가 자산입니다. 2026년 1분기 기준 HBM 시장 점유율은 절반을 넘고, 엔비디아 루빈 초기 물량의 약 70%를 확보한 것으로 UBS는 추산했습니다. 회사는 2026년 연간 HBM 물량이 이미 완판됐다고 밝혔습니다.

둘째, D램 편중 구조입니다. D램이 전체 매출의 4분의 3 이상을 차지하고, 그 안에서 HBM이 40% 안팎을 차지합니다. 수익성이 높은 대신 HBM 가격과 AI 캐팩스에 실적이 크게 흔들립니다.

셋째, B2B 중심입니다. 고객이 빅테크와 AI 칩 회사에 집중돼 있어 고객 수가 적고 거래 규모가 큼니다. 회사는 2026년 2분기 실적 발표에서 핵심 고객을 포함해 10여 곳과 장기공급계약을 진행 중이라고 밝혔는데, 이는 수요 가시성을 확보하는 동시에 가격 급등기의 상승분을 온전히 반영하지 못하는 양면성을 지닙니다.

넷째, 기술 신뢰 기반 파트너십입니다. 회사는 2026년 1월 연간 실적 컨퍼런스콜에서 고객과의 신뢰는 단기간에 추월할 수 없는 영역이며 파트너들의 기대 수준도 매우 높다고 표현했습니다. 이 발언은 제품 규격만으로 경쟁이 결판나지 않는다는 인식을 보여줍니다.

### ● 2-8. 최근 6개월 주요 이슈 정리

2026년 1월 4일, 조직개편과 임원인사가 발표됐습니다. 글로벌 AI 리서치 센터와 글로벌 인프라 조직이 신설되고, 미주 지역에 HBM 전담 기술 조직이 만들어졌으며, 신규 임원 37명이

선임됐습니다. 곽노정 CEO는 이번 조치가 풀 스택 AI 메모리 크리에이터로 도약하기 위한 필수 조치라고 설명했습니다.

1월 29일 연간 실적 발표에서 회사는 HBM4가 고객과 협의한 일정에 맞춰 양산 중이라고 밝혔습니다. 시장 일각의 검증 단계 인식과 다른 공식 입장이었습니다.

2월 12일 세미콘 코리아 2026에서 이성훈 R&D공정 담당 부사장이 기조연설에 나서 AI 기반 연구개발 혁신을 발표했습니다. 6개 분과 기술 심포지엄과 3개 분과 튜토리얼 세션에도 회사 엔지니어들이 참여했습니다.

3월 GTC 2026에서 최태원 회장이 젠슨 황 CEO와 만났고, SK하이닉스는 HBM4와 HBM3E가 엔비디아 플랫폼에 적용된 사례를 소개했습니다. 3월 25일 정기 주주총회에서 곽노정 CEO는 HBM4와 HBM4E, 커스텀 HBM을 차질 없이 준비하고 AI D램과 AI 낸드로 시장 주도권을 강화하겠다고 밝혔습니다.

5월 12일 곽노정 CEO가 마이크로소프트 본사에서 열린 CEO 서밋에 참석했습니다. 6월 1일 GTC 타이베이에서 엔비디아가 베라 루빈 본격 양산을 선언했고 최태원 회장과 곽노정 CEO가 함께 참관했습니다. 6월 25일 발간된 2026 지속가능경영보고서에서 2025년 신규 채용 3,201명, 국내 이직률 0.9%, 평균 근속 13.4년이 공개됐습니다. 6월 29일에는 주요 고객사에 HBM4E 12단 샘플 공급을 시작해 차세대 제품의 대역폭 우려를 덜었다는 평가가 나왔습니다. 6월 30일 서남권 첨단산업 발전비전 보고회에서 서남권 생산거점 확장 계획이 발표됐습니다.

7월 10일 미국 나스닥에 주식예탁증서를 상장했습니다. 최태원 회장과 곽노정 CEO, 고승범 이사회 의장이 오프닝 벨 행사에 참석했으며, 곽 CEO는 신뢰와 혁신과 성장을 키워드로 제시하고 AI가 있는 모든 곳에 함께하겠다고 말했습니다. 같은 날 로이터 인터뷰에서 내년이 공급 측면에서 업계 역사상 가장 어려운 해가 될 것이며 2030년 이후에도 수요가 공급 능력을 웃돌 것으로 본다고 밝혔습니다. 7월 29일 2분기 실적을 발표하며 하반기 D램 출하 증가율을 20% 중반, 낸드를 10% 후반으로, 연간 시설투자를 40조 원 후반대로 제시했습니다. 8월 7일 이사회에서 용인 Y2 팹 35조2,000억 원과 청주 M17 낸드 팹 19조 1,000억 원 등 약 54조 원 규모 투자를 결의했습니다.

### ● 2-9. 베어 케이스

균형을 위해 비판적 시각을 정리하겠습니다.

첫째, AI 캐펙스 과열론입니다. 국제결제israel 아닌 국제결제은행과 주요국 중앙은행이 AI 투자를 시스템 리스크로 지목했습니다. 하이퍼스케일러의 설비 투자가 자체 현금흐름을 넘어 부채로 조달되는 비중이 커지고 있고, 대형 AI 기업 상당수가 대규모 적자를 내면서도 투자를 늘리고 있습니다. 이 흐름이 꺾이면 HBM 수요는 급격히 식습니다.

둘째, HBM 경쟁 심화와 가격 하락입니다. 삼성이 HBM4를 먼저 양산 출하하고 엔비디아

검증을 통과했으며 AMD 주공급사로 지명됐습니다. 마이크론도 공급망에 합류했습니다. 3사 경쟁 구도에서는 가격 협상력이 약해집니다. UBS의 2027년 점유율 역전 전망이 나온 배경입니다.

셋째, 가격 역전의 역설입니다. 2026년 2분기 범용 D램 가격이 급등하면서 일부 구간에서 HBM보다 범용 제품의 수익성이 높아지는 현상이 나타났습니다. HBM 비중이 높은 SK하이닉스는 장기공급계약에 묶여 최근 상승분을 온전히 반영하지 못했고, 2분기 영업이익이 시장 기대치를 밑돈 원인 가운데 하나로 지목됐습니다. HBM 집중 전략이 항상 유리한 것은 아니라는 뜻입니다.

넷째, 고객 집중도입니다. 엔비디아에 대한 높은 의존도는 그 고객의 제품 일정 변화에 실적이 흔들린다는 뜻입니다. 실제로 루빈 일정이 조정되면서 고부가 제품의 매출 인식 시점이 뒤로 밀릴 수 있다는 분석이 나왔고, SK하이닉스가 엔비디아향 HBM4 출하량을 당초 계획 대비 20~30% 조정할 수 있다는 보도도 있었습니다.

다섯째, 증설의 시차 위험입니다. 지금 결정하는 54조 원 투자는 2028년 이후 가동됩니다. 그때 시장이 어떤 국면일지는 아무도 모릅니다. 메모리 역사에서 정점 부근의 대규모 증설이 다음 불황을 깊게 만든 사례는 여러 차례 있었습니다.

여섯째, 중국 변수입니다. CXMT의 캐파 확대가 범용 시장 가격 하단을 낮출 수 있고, 미중 갈등이 격화되면 중국 팹 운영과 매출에 제약이 커집니다.

### ● 2-10. 정리와 해석

경쟁 구도를 정확히 읽으려면 이원적으로 봐야 합니다. HBM에서는 SK하이닉스가 여전히 선두이지만 격차가 좁혀지고 있고, 범용 D램에서는 삼성과 마이크론, 그리고 중장기적으로 CXMT와 접전을 벌이는 구조입니다. 회사가 HBM 기술 우위를 지키면서 동시에 범용 제품의 원가 경쟁력을 놓치지 않아야 하는 이중 과제를 안고 있다는 뜻입니다.

이 이중 과제가 R&D공정 조직에 부여하는 미션이 JD 첫 문장에 그대로 적혀 있습니다. 비용과 기술 경쟁력을 모두 갖춘 새로운 공정을 연구하고 개발한다는 문구입니다. 기술만 앞서면 되는 것도, 원가만 낮추면 되는 것도 아닙니다. 두 가지를 동시에 만족시키는 조건을 찾아내는 일이며, 이는 개발 조직이 늘 상충하는 목표 사이에서 판단을 내려야 함을 뜻합니다.

## ■ 3장: 대상 회사 심층 분석

### ● 3-1. 사업 구조와 최근 실적

SK하이닉스의 매출은 D램이 전체의 대략 4분의 3 이상을 차지하고 나머지를 낸드와 기타가 채우는 구조입니다. D램 안에서 HBM이 차지하는 비중은 2025년 3분기 기준 약 40%로

집계됐으며, 2026년 들어 더 올라간 것으로 추정됩니다. 낸드 쪽은 자체 제품에 더해 인텔 낸드사업부를 인수해 만든 솔리다임이 기업형 SSD를 담당합니다.

실적 흐름은 다음과 같습니다. 2024년 매출 66조1,900억 원, 영업이익 23조4,700억 원에서 2025년 매출 97조1,467억 원, 영업이익 47조2,063억 원, 순이익 42조9,479억 원으로 뛰었습니다. 영업이익률은 49% 수준이었고, 이 영업이익은 삼성전자의 2025년 실적을 넘어 국내 상장사 가운데 최대였습니다.

2026년 들어 상승 폭은 더 커졌습니다. 1분기 매출 52조5,763억 원, 영업이익 37조6,103억 원을 기록했고, 2분기에는 매출 79조3,187억 원, 영업이익 60조5,426억 원, 영업이익률 76.3%로 다시 기록을 갈아치웠습니다. 상반기 누적 매출이 사상 처음 100조 원을 넘겼습니다. 2분기 영업이익 증가율은 전년 동기 대비 557%에 이르렀습니다. 한국투자증권은 연간 영업이익 증가율을 2026년 419%, 2027년 53%, 2028년 19%로 전망하며 성장률이 점차 정상화되는 경로를 제시했습니다.

재무 구조 변화도 주목할 만합니다. 2분기 말 현금 및 현금성 자산과 단기금융상품 합계는 87조9,600억 원으로 한 분기 만에 33조 원 이상 늘었고, 차입금은 오히려 7,000억 원 줄어 순현금이 69조3,700억 원이 됐습니다. 1분기 말 35조100억 원에서 두 배 가까이 불어난 수치입니다. 주주환원 측면에서는 기본 배당금을 주당 1,500원으로 상향했고, 나스닥 상장 주식예탁증서 보유자에게도 동일 비율을 보장하기로 했습니다.

다만 2분기 영업이익은 시장 컨센서스를 밑돌았습니다. 범용 D램 가격이 급등하면서 상대적으로 HBM의 수익성 우위가 줄었고, 장기공급계약 구조상 가격 반영이 늦었기 때문입니다. 좋은 실적이 반드시 좋은 주가나 좋은 평가로 이어지지 않는다는 점, 그리고 계약 구조가 실적 인식 시점을 좌우한다는 점을 보여주는 사례입니다.

### ● 3-2. 전략 방향: 풀 스택 AI 메모리 크리에이터

회사의 공식 비전은 2025년 11월 SK AI 서밋에서 갱신됐습니다. 박노정 CEO는 지금까지 SK하이닉스가 고객이 원하는 제품을 적시에 공급하는 풀 스택 AI 메모리 프로바이더 역할을 해 왔다면, 앞으로는 공동 설계자이자 파트너, 그리고 생태계 기여자로서 풀 스택 AI 메모리를 창조하는 크리에이터가 되겠다고 밝혔습니다.

프로바이더에서 크리에이터로 표현이 바뀐 것은 수사가 아니라 사업 모델의 변화를 뜻합니다. 프로바이더는 규격이 정해진 제품을 잘 만들어 파는 회사입니다. 크리에이터는 고객의 시스템 설계 단계에 참여해 메모리 구조 자체를 함께 정하는 회사입니다. 커스텀 HBM이 그 구체적 형태입니다. GPU나 AI 전용 칩이 하던 기능 일부를 HBM 베이스 다이로 옮겨 담아 고객별로 다른 제품을 만드는 방식으로, 이렇게 되면 메모리는 표준 부품이 아니라 맞춤 설계품이 됩니다.

2026년 신년사에서 박 CEO는 속도와 선행기술 중심의 과감한 투자로 풀 스택 AI 메모리 크리에이터로 도약하겠다고 밝혔고, 예상을 뛰어넘던 AI 수요가 이제 당연한 전제가 됐으며

경쟁 강도는 높아지고 있다고 진단했습니다. 기존 틀에 머무르지 않고 고객이 가장 필요로 하는 가치를 창의적 방식으로 제시하고 구현해야 한다는 주문이 이어졌습니다.

여기서 선행기술이라는 단어에 주목할 필요가 있습니다. 이는 당장 팔 제품이 아니라 몇 년 뒤 필요할 기술에 자원을 넣겠다는 선언이며, R&D공정 조직의 인력과 예산이 늘어나는 근거가 됩니다. 실제로 2026년 상반기 연구개발 지출은 6조428억 원으로 전년 동기 대비 98.4% 늘었습니다.

### ● 3-3. 제품 로드맵

회사가 제시한 제품군은 세 갈래로 정리됩니다.

첫째는 커스텀 HBM입니다. 고객 요구에 맞춰 베이스 다이에 연산 기능을 담는 제품으로, HBM4E 세대부터 본격화될 것으로 예상됩니다. 여기서 SK하이닉스는 베이스 다이를 자체 제작하지 않고 TSMC의 첨단 로직 공정을 활용하며 패키징까지 협력하는 방식을 택했습니다.

둘째는 AI D램입니다. 회사는 이를 최적화, 한계 돌파, 확장의 세 방향으로 구분해 제시했습니다. 서버 D램의 전력 효율을 높이는 제품, 대역폭 한계를 넘는 제품, 그리고 용량을 시스템 밖으로 확장하는 제품이 여기 속합니다. LPDDR6, SOCAMM2 같은 저전력 모듈, CXL 기반 메모리 확장이 이 범주입니다. 2026년 초에는 발열을 잡는 메모리 솔루션 iHBM 기술도 공개했습니다.

셋째는 AI 낸드입니다. AI 데이터센터가 요구하는 대용량 저장과 빠른 읽기에 맞춘 제품군으로, 300단 이상 QLC 낸드와 고성능 eSSD, 그리고 샌디스크와 표준화를 추진 중인 HBF가 포함됩니다.

CES 2026에서는 HBM4 16단 제품, LPDDR6, SOCAMM2가 전시됐습니다. 이 라인업의 공통점은 메모리가 저장 장치에서 시스템 성능을 좌우하는 구성 요소로 옮겨 가고 있다는 것입니다. 곽 CEO는 메모리의 역할을 저장을 넘어 컴퓨팅 효율 최적화까지 확장하겠다고 표현했습니다.

### ● 3-4. 자본 조달과 투자 계획

투자 규모는 산업 역사에서 유례가 없습니다.

단기로는 2026년 시설투자를 40조 원 후반대로 늘립니다. 2025년 실적 기준 투자가 30조 원 남짓이었던 것과 비교하면 큰 폭 확대입니다. 청주 M15X 양산을 앞당기고, 2027년 초 용인 1기 팹의 클린룸 개방을 준비합니다.

중기로는 2026년 8월 7일 이사회에서 결의한 약 54조 원 규모 투자가 있습니다. 용인 2기 팹에 35조2,000억 원, 청주 M17 낸드 팹에 19조1,000억 원이 배정됐습니다. 청주 P&T7은 TSV와 다이 적층을 포함한 HBM 후공정 전용 시설입니다.

장기로는 용인 클러스터 600조 원, 청주 100조 원, 서남권 400조 원 등 총 1,100조 원 규모의 투자 구상이 제시됐습니다. 다만 이는 장기 계획 성격이며 시장 상황에 따라 조정될 수 있습니다.

이 투자를 뒷받침하는 자원 조달 수단이 나스닥 주식예탁증서 발행입니다. 회사는 약 45조 원 규모의 투자 자원 확보 계획을 밝혔고, 7월 10일 상장과 거래 개시로 실행에 들어갔습니다. 국내 자본시장만으로는 감당하기 어려운 규모의 투자를 글로벌 자본시장에서 조달하겠다는 결정이며, 동시에 미국 투자자 기반을 넓혀 고객사와의 관계를 강화하는 효과도 노린 것으로 읽힙니다.

### ● 3-5. 조직 구조: R&D공정이 어디에 속하는가

지원 직무를 정확히 이해하려면 조직 구조를 구분해야 합니다. 이 회사의 기술 조직은 성격이 다른 여러 갈래로 나뉘어 있고, 이름이 비슷해 혼동하기 쉽습니다.

미래기술연구원은 장기 관점에서 미래 반도체 시장을 혁신할 신기술 개발에 중점을 둔 연구 조직입니다. 당장 상용화를 목표로 하는 기술보다 긴 시간이 필요한 기술에 무게를 두고 중장기 로드맵을 그립니다. 3D D램, 이머징 메모리(P램, M램, Re램) 같은 차세대 구조 연구가 여기서 이뤄집니다. 산하에 혁명적 기술을 다루는 RTC 조직이 있습니다. 차선용 사장이 2022년부터 미래기술연구원을 이끌어 왔고 2025년 사장으로 승진했습니다.

개발총괄은 상용화를 앞둔 기술 개발을 담당하며 안현 사장이 이끕니다. 다음 노드, 다음 제품을 실제로 만들 수 있는 형태로 완성하는 조직입니다.

R&D공정은 이 개발 흐름의 최전선에 있는 조직으로, 이성훈 부사장이 담당하고 있습니다. 세미콘 코리아 2026 기조연설자 소개에서 R&D공정 담당으로 표기된 인물입니다. 즉 R&D 공정은 미래기술연구원의 장기 탐색과 동일하지 않으며, 양산 라인의 운영과도 다릅니다. 차세대 제품을 실제로 만들 수 있는 공정 조건을 찾아내는 개발 조직입니다.

기반기술센터는 2024년 신설된 조직으로, 미래 선행기술 조직과 기존 양산기술 조직 사이의 협업을 강화하려는 목적으로 만들어졌습니다. 반도체 제조 전 과정에 필요한 6개 핵심 기술 조직이 모여 있으며, 그중 DMI는 제품 개발과 양산 과정에서 발생하는 패턴 변화와 결함을 검출하는 계측 기술을 개발합니다. 여러 공정을 통합적으로 보며 문제 원인을 분석하는 것이 이 조직의 성격입니다.

양산기술은 제조 직군에 속하며, 개발된 공정을 받아 안정적으로 대량 생산하는 일을 맡습니다. 흔히 말하는 공정기술은 이 양산기술을 가리키는 경우가 많습니다.

정리하면, 같은 공정을 다루더라도 소속에 따라 시간 지평과 문제의 성격이 완전히 다릅니다. 미래기술연구원은 5년에서 10년 뒤를, R&D공정은 1년에서 3년 뒤를, 양산기술은 오늘과 이번 주를 봅니다. 기반기술센터는 이 셋을 가로지르며 계측과 분석으로 뒷받침합니다.

2026년 조직개편에서 새로 만들어진 조직도 함께 봐야 합니다. 글로벌 AI 리서치 센터와 글로벌 인프라 조직이 신설됐고, 미주 지역에 HBM 전담 기술 조직이 생겼습니다. 주요 HBM 고객이 미국에 몰려 있으니 기술 지원을 현지에서 곧바로 하겠다는 뜻이며, 개발과 고객 사이의 거리가 짧아지고 있다는 신호입니다.

### ● 3-6. 차별화 포인트

첫째는 패키징 기술 리더십입니다. 앞서 설명한 MR-MUF와 어드밴스드 MR-MUF가 HBM 수율과 방열에서 우위를 만들었습니다. HBM3E 수율이 80%에 육박한다고 밝힌 바 있는데, HBM처럼 여러 칩을 쌓는 제품에서 이 수준의 수율은 경쟁 우위의 실체입니다.

둘째는 세대 전환 속도입니다. 박노정 CEO는 2022년 취임 후 빠른 의사결정으로 단기간에 세대 전환을 연이어 성공시켰다는 평가를 받습니다. HBM은 한 세대 늦으면 그 세대의 시장을 통째로 놓치는 제품이라, 속도 자체가 경쟁력입니다.

셋째는 고객 신뢰의 축적입니다. HBM3와 HBM3E를 두 세대 연속으로 앞서 공급하며 쌓은 관계가 HBM4 초기 물량 배분에서도 작동하고 있습니다.

넷째는 개발과 제조의 결합입니다. 박 CEO 본인이 D램 공정팀장, 미래기술연구원 상무, 청주 팹 담당 전무, 제조·기술 담당을 거친 공정 엔지니어 출신입니다. 2017년 청주 팹장 시절 불필요한 진단 지표를 절반 이상 없애고 시스템 기반 관리 체제를 도입했으며, 개발 부문과의 협업 체계를 강화해 D램과 낸드 수율 지표를 끌어올렸습니다. 개발 조직과 제조 조직 사이의 벽이 낮은 문화가 회사의 특징으로 자주 언급되는 배경입니다.

다섯째는 생태계 협력의 폭입니다. 엔비디아, 오픈AI, TSMC, 샌디스크, 마이크로소프트, HPE 등과 각각 다른 성격의 협력을 맺고 있습니다.

### ● 3-7. 연혁과 주요 전환점

이 회사는 사명과 지배구조가 여러 번 바뀌었으므로 시점 구분이 중요합니다.

1983년 현대전자산업으로 출발했습니다. 창업자는 정주영이며, 법인 연혁상 뿌리는 1949년까지 거슬러 올라갑니다. 1990년대 D램 시장에 본격 진입해 삼성, LG반도체와 함께 국내 3사 체제를 이뤘습니다.

1999년 정부 주도 반도체 빅딜로 LG반도체를 흡수합병했습니다. 이 합병은 이후 오랜 부채 부담의 출발점이 됐습니다.

2001년 현대그룹에서 분리되며 사명을 하이닉스반도체로 바꿨습니다. 2000년대 초반은 채권단 관리와 워크아웃, 그리고 미국과 유럽의 상계관세 부과가 겹친 시기로, 회사가 존속을 걱정하던 국면이었습니다. 이 시기의 자료를 현재 법인의 사실로 그대로 옮기지 않도록 주의해야 합니다.

2012년 SK그룹에 편입되며 SK하이닉스가 됐습니다. 최태원 회장의 인수 결단이 오늘의 도약

기반이 됐다는 평가가 일반적이며, 편입 이후 투자 여력이 회복되면서 기술 격차를 좁히기 시작했습니다.

2013년 세계 최초로 HBM 기술을 선보였습니다. 당시에는 시장이 없었고 그래픽카드 일부에 쓰이는 틈새 제품이었습니다. 이 선택이 10년 뒤 회사의 운명을 바꿨습니다.

2020년 인텔 낸드사업부 인수를 발표하고 이후 솔리다임으로 통합했습니다. 낸드에서 규모를 키우려는 결정이었습니다.

2020년대 중반 HBM 리더십을 확보하며 실적과 위상이 급변했습니다. 2025년 1분기 사상 처음 D램 매출 1위에 올랐고, 같은 해 시가총액에서 삼성전자를 넘어서기도 했습니다. 2026년 7월 나스닥 주식예탁증서 상장으로 글로벌 자본시장에 진입했습니다.

### ● 3-8. 리스크 요인

각 위험을 무엇이, 왜, 발생 가능성, 영향도의 순서로 서술하겠습니다.

수요 급랭 위험입니다. AI 인프라 투자가 부채로 조달되는 비중이 커지면서 자금 시장이 경색되면 하이퍼스케일러가 투자를 늦출 수 있습니다. 그러면 HBM 주문이 줄고, 이미 HBM에 배정한 캐파는 즉시 범용으로 돌리기 어려워 손실이 커집니다. 발생 가능성은 불확실하지만 낮다고 보기 어려우며, 회사 매출의 상당 부분이 HBM에 걸려 있어 영향도는 매우 큼니다. 완충 장치는 69조 원대 순현금입니다.

경쟁 심화 위험입니다. 삼성이 HBM4 양산을 먼저 시작해 엔비디아 검증을 통과했고 AMD 주공급사가 됐으며, 마이크론까지 공급망에 들어왔습니다. 3사 경쟁에서는 가격 프리미엄이 깎입니다. 발생 가능성은 이미 현실화 중이라 매우 높고, 영향도는 점유율과 마진 양쪽에 걸쳐 큼니다.

기술 전환 위험입니다. 20단 이상 초고단 HBM에서 하이브리드 본딩 전환이 늦어지면 기술 우위를 내줍니다. 반대로 너무 서두르면 수율 문제로 공급이 흔들립니다. 발생 가능성은 중간이며 영향도는 큼니다. 이 위험을 직무 차원에서 방어하는 조직이 R&D공정의 C&C와 Wafer Bonding입니다.

증설 시차 위험입니다. 지금 결정한 54조 원 투자와 장기 클러스터 계획은 2028년 이후 가동됩니다. 그 시점의 시황을 예측할 수 없고, 메모리 역사에서 정점 부근 증설이 다음 불황을 깊게 만든 전례가 있습니다. 발생 가능성은 중간이고 영향도는 큼니다.

지정학 위험입니다. 미국의 대중 수출 통제와 관세 정책은 중국 팹 운영과 매출에 영향을 줍니다. 이미 진행 중이므로 발생 가능성은 높고, 영향도는 지역별 매출 구성에 따라 달라집니다.

인력 확보 위험입니다. 반도체 인재 확보 경쟁이 치열해지면서 우수 연구개발 인력의 유치와 유지가 관건이 됐습니다. 회사가 학력 제한을 없애고 채용 방식을 바꾸는 것도 이 압력에 대한

대응입니다. 발생 가능성은 상시적이며, 영향도는 즉시 드러나지 않지만 누적되면 기술 경쟁력 자체를 흔들립니다. 다만 2025년 이직률 0.9%, 자발적 이직률 0.5%라는 수치는 현재 인력 유출 압력이 낮다는 신호입니다.

평판과 규제 위험입니다. 메모리 가격 급등이 소비자 물가와 전자기기 가격에 영향을 미치면서 공급 제한을 통한 이익 극대화 아니냐는 의혹이 제기되고 있습니다. 과거 가격 담합 전력이 있는 산업이라 이런 시선이 반복되며, 각국 규제 당국의 관심이 커질 수 있습니다. 발생 가능성은 중간이고 영향도는 상황에 따라 다릅니다.

### ● 3-9. 시나리오별 전략 옵션

낙관 시나리오는 AI 수요가 2028년 이후에도 공급을 웃도는 경우입니다. 이 경우 선택은 명확합니다. HBM4E와 커스텀 HBM 양산을 앞당기고, 용인과 청주 캐파를 최대한 빨리 올리며, 나스닥에서 조달한 자금으로 증설 속도를 높입니다. 고객 시스템 설계 초기 단계에 들어가 락인 효과를 만들고, 표준화 활동에서 주도권을 잡니다. 이때 R&D공정의 과제는 신제품 개발 기간 단축입니다.

기본 시나리오는 성장이 이어지되 경쟁이 심해지고 마진이 정상화되는 경우입니다. 장기공급계약으로 수요 가시성을 확보하되 가격 하방을 방어하는 조건을 넣고, 1c에서 1d로 넘어가는 노드 전환과 수율 개선으로 원가 경쟁력을 확보합니다. 범용 D램과 eSSD로 포트폴리오 균형을 잡아 HBM 편중을 줄입니다. 이때 R&D공정의 과제는 비트당 원가 축소와 산포 관리입니다.

비관 시나리오는 AI 캐פק스가 꺾이고 사이클이 하강하는 경우입니다. 투자 규율을 지켜 과잉 증설을 피하고, 순현금을 방패 삼아 버티며, 감산으로 재고를 조절합니다. 여기서 핵심은 연구개발 투자를 유지하는 것입니다. 하강기에 기술을 준비한 회사가 회복기에 앞서 나간다는 것이 이 산업의 반복된 교훈이며, 회사가 2010년대 불황기에 HBM 개발을 이어간 결과가 지금의 지위임을 스스로 증명했습니다. 이때 R&D공정의 과제는 차차세대 구조 연구와 인력 유지입니다.

### ● 3-10. 정리와 해석

회사의 현재를 한 문장으로 요약하면, 사상 최고 실적을 내면서 동시에 가장 큰 불확실성 앞에 서 있는 상태입니다. 실적은 정점 부근에 있고 경쟁은 심해지고 있으며 투자 규모는 사상 최대입니다. 이 조합은 기회이자 위험입니다.

이 국면에서 회사가 스스로 답으로 제시한 것이 선행기술입니다. 광노정 CEO가 신년사에서 속도와 선행기술을 나란히 놓은 것, 조직개편에서 글로벌 AI 리서치 센터를 신설한 것, 연구개발 지출을 상반기에만 두 배 가까이 늘린 것이 같은 방향을 가리킵니다. 지금 벌어들인 돈으로 다음 기술을 사겠다는 판단이며, 그 기술을 실제로 만들어 내는 곳이 R&D공정을 포함한 개발 조직입니다.

### ■ 4장: 인재상/조직문화

#### ● 4-1. SKMS와 인재상의 최신 확인

인재상은 시기별로 표현이 바뀌므로 최신 여부를 확인하는 것이 중요합니다. 2026년 8월 현재 SK하이닉스 채용 페이지와 SK그룹 공식 자료를 교차 확인한 결과, 인재상의 뼈대는 그대로 유지되고 있으며 표현도 바뀌지 않았습니다.

토대는 SKMS입니다. SK 경영관리체계를 뜻하며, 그룹이 오랜 기간 다듬어 온 경영철학 문서입니다. 핵심 개념은 세 가지입니다.

VWBE는 자발적이고 의욕적인 두뇌 활용을 뜻합니다. 시켜서 하는 일과 스스로 하는 일의 결과가 다르다는 전제이며, 구성원이 자기 일에 스스로 몰입할 때 최고의 성과가 나온다는 믿음입니다.

SUPEX는 Super Excellent Level의 줄임말로, 인간의 능력으로 도달할 수 있는 최고 수준을 뜻합니다. 목표를 현재 역량에 맞춰 잡지 말고 이론적 최고치에 맞춰 잡은 뒤 그 격차를 메워 가라는 사고 방식입니다.

패기는 스스로 동기를 부여해 높은 목표에 도전하고 지속적으로 성장하려는 자세를 말합니다.

SK의 논리 구조는 순환입니다. 구성원이 행복하면 VWBE 문화가 만들어지고, VWBE가 SUPEX 추구로 이어지며, SUPEX가 성과를 만들고, 성과가 다시 구성원 행복으로 돌아온다는 것입니다.

#### ● 4-2. 여섯 가지 인재 요건의 실무적 해석

SK하이닉스는 그룹 철학을 여섯 가지 인재 요건으로 구체화합니다. VWBE, SUPEX, 패기에 더해 협업능력, 기술역량, 사고력과 실행력이 들어갑니다. 회사는 이를 첨단 기술을 실현할 수 있는 인재, 지속적으로 소통하는 인재, 도전하고 노력하는 인재로 요약하기도 합니다. 슬로건은 We Do Technology이며, 구성원을 하이지니어라고 부릅니다.

각 요건이 왜 필요한지를 산업 특성과 연결해 풀어 보겠습니다.

협업능력이 인재 요건에 명시된 이유는 반도체 제도가 혼자 완결되지 않기 때문입니다. 칩 하나를 만드는 데 수백 단계 공정이 들어가고, 각 단계는 서로 영향을 줍니다. 박막을 조금 두껍게 쌓으면 그다음 식각 시간이 달라지고, 그 결과가 다시 뒤쪽 평탄화에 영향을 미칩니다. 자기 공정만 최적화하면 전체가 나빠지는 경우가 흔합니다. 그래서 경계를 넘어 소통하는 능력이 기술 능력만큼 중요합니다.

기술역량은 설명이 필요 없어 보이지만, 회사가 강조하는 방향은 조금 다릅니다. 삼성이

인간성과 도덕성 같은 정성적 가치를 함께 강조해 온 것과 비교하면, SK하이닉스는 최고가 될 수 있는 기술 역량 쪽에 무게를 둡니다. 기술 중심 문화라는 평가가 나오는 이유입니다.

사고력과 실행력은 한발 앞서 시장을 읽고 움직이는 능력으로 설명됩니다. 개발 조직에서는 이것이 문제 정의 능력으로 나타납니다. 아직 아무도 정답을 모르는 상태에서 무엇이 문제인지부터 정하는 일이며, 문제를 잘못 정의하면 수개월의 실험이 무의미해집니다.

### ● 4-3. 2026년 채용 기준의 변화

2026년 들어 인재 선발 기준에 실질적인 변화가 생겼습니다.

첫째, 학력 제한이 없어졌습니다. 2026년 6월 수시채용부터 4년제 학사 학위 이상이라는 지원 요건 문구가 삭제됐습니다. 회사는 이를 AI 시대에 걸맞은 실력 중심 채용 혁신으로 설명했습니다. 배경으로는 AGI 시대에 특정 학위가 경쟁력을 보장하지 않는다는 판단과 최태원 회장이 강조해 온 실력 중심 인재관이 거론됩니다. 다만 문턱이 낮아진 것이지 요구 수준이 낮아진 것은 아닙니다. 학위 대신 경험과 직무 역량, 조직문화 적합성으로 판단하겠다는 뜻이므로, 오히려 무엇을 해냈는지에 대한 요구가 명확해졌다고 보는 편이 정확합니다.

둘째, AI 활용 경험이 평가 항목에 들어갔습니다. 하반기 채용 설명회의 주요 콘텐츠에 SK hynix with AI와 구성원의 AI 활용 실천 사례 소개가 포함된 것도 같은 흐름입니다.

이 두 변화는 인재상 자체가 바뀐 것은 아니지만, 인재상을 판단하는 방법이 바뀐 것입니다. VWBE와 패기를 학벌이나 스펙으로 유추하지 않고 실제 행동 이력으로 확인하겠다는 접근입니다.

### ● 4-4. 조직문화: One Team과 AI Driven

조직문화를 보여주는 표현이 몇 가지 반복됩니다.

One Team은 박노정 CEO가 신년사에서 사용한 표현으로, 구성원과 경영진이 역량과 의지를 집중해 역대 최고 성과를 만들었다는 맥락에서 나왔습니다. 100대 CEO 평가 자료에서는 경영진과 구성원 모두가 하나가 되어 치열한 기술 논의를 이끌어내는 협업 문화를 정착시켰다는 서술이 나옵니다. 치열한 기술 논의라는 표현이 중요합니다. 위계에 눌러 이견을 말하지 못하는 문화에서는 공정 개발이 되지 않습니다. 데이터를 놓고 서로 다른 해석을 내놓고 다투는 과정이 개발의 본질이기 때문입니다.

AI Driven은 최근 강조되는 방향입니다. 회사는 국가 핵심 기술을 다루는 특성상 외부 상용 클라우드나 외부 대화형 AI 서비스를 쓸 수 없어, 사내망과 프라이빗 클라우드에 자체 대규모 언어모델 환경을 구축했습니다. 반도체 전문 용어를 학습시킨 사내 회의록 시스템, 휴가와 근태와 복지를 처리하는 인사 챗봇, 교육과 성과와 특허와 논문 데이터를 통합해 프로젝트에 맞는 인재를 추천하는 검색 시스템 등이 운영되고 있습니다. 연구개발 영역에서는 TCAD 시뮬레이션을 AI로 가속하는 팀이 별도로 운영되고 있습니다. TCAD는 반도체 공정과 소자를 컴퓨터로 모사하는 도구인데, 정밀한 계산에는 시간이 오래 걸립니다. 이를 AI로 근사해

속도를 높이면 실험 전에 가능한 조건을 훨씬 넓게 탐색할 수 있습니다.

이 흐름이 R&D공정에 주는 의미는 큼니다. 이성훈 부사장이 세미콘 코리아 2026 기조연설에서 AI 기술을 기반으로 한 연구개발 혁신을 주제로 삼은 것도 같은 맥락입니다. 기술 난도가 급격히 올라 다음 세대 확보에 드는 시간과 자원이 계속 늘어나는데, 인력을 그만큼 늘릴 수는 없으므로 도구의 생산성을 올려야 한다는 논리입니다.

### ● 4-5. 근무 환경과 처우

근무지는 이천, 청주, 분당, 서울이며 용인 클러스터가 조성 중입니다. 이천은 본사이자 D램 중심, 청주는 낸드 중심입니다. R&D공정 직무는 개발 조직 특성상 이천 근무가 일반적입니다.

팹은 24시간 돌아갑니다. 먼저 한 톨이 불량을 만들기 때문에 방진복을 입고 클린룸에 들어가며, 화학물질과 고압 가스를 다루므로 안전이 최우선 가치입니다. 양산 조직은 교대 근무가 있지만, R&D공정은 연구 개발 성격상 상시 교대보다는 오피스와 팹을 오가며 실험을 설계하고 결과를 분석하는 형태가 일반적입니다. 다만 개발 일정에 따라 야간과 주말 대응이 생길 수 있습니다.

처우와 복지는 국내 최고 수준으로 평가됩니다. 2025년 실적을 바탕으로 지급된 성과급은 역대 최고 수준이었고, 이 때문에 채용 시장에서 인재를 흡수하는 회사로 언급됩니다. 근무 유연성 측면에서는 2025년 일과 생활 균형 우수기업에 선정됐고, 하루 최소 근무 1시간과 오전 6시부터 오후 10시 사이 자율 근무 같은 제도가 운영됩니다.

객관적 지표로 조직 만족도를 볼 수 있는 자료가 2026 지속가능경영보고서입니다. 2025년 신규 채용이 3,201명으로 전년 942명 대비 3배 이상 늘었고, 연령별로는 30세 미만이 2,560명, 성별로는 남성 2,308명과 여성 893명이었습니다. 대규모 채용에도 국내 전체 이직률은 0.9%로 전년 1.3% 대비 낮아지며 처음 0%대로 내려갔고, 자발적 이직률은 0.5%로 전년 0.9%에서 절반 가까이 줄었습니다. 평균 근속연수는 13.4년입니다. 다만 직장 후기에서는 업무량이 많다는 평가와 부서별 편차가 크다는 언급이 함께 나오므로, 좋은 처우와 높은 업무 강도가 공존하는 환경으로 이해하는 것이 정확합니다.

### ● 4-6. R&D공정 도메인이 선호하는 인재 특성

회사가 공식 직무 인터뷰에서 밝힌 R&D공정의 요구 역량은 다음과 같이 정리됩니다.

첫째, 연구자로서의 기본입니다. 반도체 전반에 대한 이론적 이해와 각 공정의 기술 지식이 기본이며, 불량 상황이나 변수에 대처하는 문제 해결 능력, 그리고 정량적 근거에 기반한 정밀하고 논리적인 데이터 분석 역량이 중요하게 평가된다고 명시돼 있습니다. 여기서 정량적 근거라는 표현이 핵심입니다. 개발 현장에서 "느낌상 이 조건이 좋다"는 말은 통하지 않습니다. 몇 회 반복했고 산포가 얼마이며 통계적으로 유의한지가 판단 기준입니다.

둘째, 끊임없이 배우고 탐구하는 태도입니다. 새로운 공정 조건과 신소재와 신기술이 끊임없이

등장하는 분야이므로, 빠른 변화를 따라가기 위한 지속적 학습 능력과 문제에 대한 주도적 관심이 바탕이 되어야 한다고 설명합니다. 학교에서 배운 지식의 유효기간이 짧다는 뜻이며, 입사 후에도 논문과 학회 자료를 읽는 습관이 필요합니다.

셋째, 협업과 소통입니다. R&D공정은 소자, 설계, 수율, 계측과 분석, 양산기술, 품질, 구매, 그리고 외부 장비사와 소재사까지 끊임없이 협업하는 구조입니다. 현직 구성원들이 직무의 핵심 자질로 의사소통과 끈기와 호기심을 꼽은 것이 이를 보여줍니다.

넷째, 정확도와 치밀함입니다. 실험 결과 하나하나가 후속 실험과 미래 기술의 참조 자료가 되기 때문에, 기록을 정확히 남기는 것이 연구자의 기본자세로 강조됩니다. 몇 년 뒤 다른 사람이 그 데이터를 보고 판단을 내리므로, 조건과 결과를 빠짐없이 남기지 않으면 조직의 지식이 쌓이지 않습니다.

다섯째, 실패에 대한 내성입니다. 원하는 결과가 나올 때까지 반복해야 하는 일이며, 대부분의 실험은 실패합니다. 현직자들이 공정 연구개발을 어둠 속 미로에서 부딪히며 길을 찾는 일에 비유하는 이유입니다.

### ● 4-7. JD 우대사항의 배경 해석

JD는 전기, 전자, 반도체, 물리, 재료, 신소재 관련 경험과 역량을 우대하고, 반도체 공정 또는 관련 분야에서 연구나 프로젝트를 수행해 본 경험을 우대합니다. 이 목록에는 이유가 있습니다.

전기와 전자 전공이 필요한 이유는 공정의 결과가 결국 전기적 특성으로 평가되기 때문입니다. 박막을 얼마나 두껍게 쌓았는지가 중요한 게 아니라, 그 결과 트랜지스터의 문턱 전압이 어떻게 변하고 커패시터의 정전용량이 얼마가 되는지가 중요합니다. 소자 동작 원리를 모르면 공정 조건을 왜 그렇게 잡아야 하는지 이해할 수 없습니다.

물리 전공이 필요한 이유는 공정 대부분이 물리 현상이기 때문입니다. 플라즈마는 기체를 이온화한 상태이고, 노광은 빛의 회절과 간섭이며, 확산은 열역학입니다. 현상의 원리를 알아야 조건을 바꿨을 때 무엇이 달라질지 예측할 수 있습니다.

재료와 신소재 전공이 필요한 이유는 차세대 공정이 대부분 새로운 물질의 도입을 뜻하기 때문입니다. 하이케이 물질, 새로운 금속 배선, 새로운 하드마스크가 모두 재료 문제입니다. 결정 구조, 계면 특성, 열팽창 계수 차이가 그대로 소자 특성과 신뢰성으로 이어집니다.

화학과 화학공학이 유효한 이유는 식각과 세정과 CMP가 화학 반응이기 때문입니다. 슬러리의 조성이나 세정액의 pH가 결과를 좌우합니다.

연구와 프로젝트 경험을 우대하는 이유는 이 직무 자체가 연구의 반복이기 때문입니다. 가설을 세우고 실험을 설계하고 데이터로 검증하고 결론을 내리는 순환을 돌아 본 사람은 입사 후 적응이 빠릅니다. 반도체 공정 경험이 없더라도 이 순환을 제대로 돌아 본 경험이 있다면 그 구조 자체가 자산이 됩니다.

### ● 4-8. 정리와 해석

인재상을 한 갈래로 꿰면 이렇습니다. 이 회사는 스스로 목표를 높게 잡고, 그 목표를 향해 스스로 몰입하며, 남들과 치열하게 경쟁하되 데이터로 논쟁하고, 실패를 여러 번 겪으면서도 기록을 정확히 남기는 사람을 찾습니다. 학력 제한 철폐는 이 판단을 학벌이 아닌 이력으로 하겠다는 선언이며, AI 활용 역량 평가는 도구를 쓸 줄 아는 사람이 같은 시간에 더 많은 문제를 풀 수 있다는 판단입니다.

조직문화 측면에서 눈여겨볼 점은 이직률 0.9%라는 수치입니다. 처우가 좋아서만은 아닙니다. 업계 최고 수준의 성과급과 함께, 기술로 인정받는 문화와 개발 조직에 실제로 자원이 투입되는 환경이 결합된 결과로 보는 것이 타당합니다. 다만 이 수치가 지금의 호황을 배경으로 한다는 점, 그리고 사이클이 꺾이면 달라질 수 있다는 점은 함께 봐야 합니다.

### ■ 5장: 직무 분석

#### ● 5-1. R&D공정의 정의와 인접 직무와의 구분

이 직무를 이해하는 출발점은 이름이 비슷한 인접 직무들과의 구분입니다. 반도체 회사의 채용 공고에는 R&D공정, 양산기술, 기반기술, 소자, 설계, Product Engineering, PKG개발이 나란히 있고, 세부 조건은 서로 겹치기도 합니다. 무엇이 다른지 정리하겠습니다.

R&D공정은 새로운 공정을 만드는 일입니다. 차세대 제품과 차세대 노드를 실제로 생산할 수 있게 하는 공정 조건, 레시피, 장비 활용 방식을 개발합니다. 회사 설명을 빌리면 제조 공정 개발의 전방에 있는 조직이며, 제조 효율과 기술 경쟁력을 함께 확보하는 신규 공정과 장비를 적기에 개발하는 것이 미션입니다.

양산기술은 이미 개발이 끝난 공정을 받아 대량 생산에서 안정적으로 돌리는 일입니다. 수율을 높이고 산포를 줄이고 장비 가동률을 올립니다. 흔히 공정기술이라 불리는 직무가 이쪽입니다.

두 직무의 차이를 현직자들이 쓰는 비유로 옮기면 이렇습니다. R&D공정은 아무도 지나간 적 없는 캄캄한 미로에서 여기저기 부딪혀 보고 땅도 파 보며 길을 찾는 일입니다. 양산기술은 길은 이미 아는데 더 빠른 길이 있는지 찾는 일입니다. 전자는 정답이 존재하는지조차 불확실한 상태에서 시작하고, 후자는 정답이 있는 상태에서 최적화합니다. 요구되는 기질도 다릅니다. R&D공정은 긴 호흡의 불확실성을 견디는 힘이, 양산기술은 즉각적인 문제에 빠르게 대응하는 힘이 더 필요합니다.

기반기술은 여러 공정을 통합적으로 보며 문제의 원인을 분석하는 일입니다. 2024년 신설된 기반기술센터에는 6개 핵심 기술 조직이 모여 있으며, DMI는 제품 개발과 양산 과정에서 발생하는 패턴 변화와 결함을 검출하는 계측 기술을 개발해 수율과 품질 확보를 뒷받침합니다. 개발부터 양산까지 전 과정에서 문제를 정의하고 해결하며, 새로운 소재나

공정을 도입할 때 기술 검증과 방향 제시까지 맡습니다. R&D공정이 특정 단위공정을 깊게 판다면, 기반기술은 공정들 사이를 가로지르며 봅니다.

소자는 트랜지스터와 커패시터의 구조와 전기적 특성을 설계합니다. 어떤 구조로 만들어야 원하는 성능이 나오는지 정하는 일이며, R&D공정은 그 구조를 실제로 만들 방법을 찾습니다.

설계는 회로를 그립니다. Product Engineering은 개발된 제품을 시험하고 품질과 효율을 확보합니다. PKG개발은 칩을 쌓고 포장하는 후공정 기술을 개발합니다.

이 구분이 중요한 이유는 같은 공정 이름이 여러 직무에 등장하기 때문입니다. Etch라는 단어는 R&D공정에도 양산기술에도 나옵니다. 그러나 R&D공정의 Etch는 아직 존재하지 않는 구조를 어떻게 깎을지를 찾는 일이고, 양산기술의 Etch는 이미 정해진 조건이 매일 흔들리지 않게 지키는 일입니다.

### ● 5-2. 시간 단위별로 본 R&D공정의 일

하루 단위로 보면 이렇습니다. 아침에 전날 돌린 실험 결과 데이터를 확인합니다. 계측 장비가 측정한 박막 두께, 패턴 선평, 식각 깊이 같은 수치를 웨이퍼 위치별로 봅니다. 이상이 있으면 원인을 추적합니다. 특정 장비에서만 나오는지, 특정 시간대에만 나오는지, 웨이퍼 가장자리에만 물리는지 패턴을 찾습니다. 오후에는 인접 공정 담당자와 협의하거나, 계측 분석 조직에 단면 분석을 의뢰하거나, 장비사 엔지니어와 조건 변경을 논의합니다. 다음 실험 조건을 설계하고 웨이퍼를 라인에 투입합니다.

한 달 단위로 보면, 특정 요소기술 과제 하나를 설계하고 검증하는 순환이 돕니다. 예를 들어 새로운 전구체를 써서 박막의 단차 피복성을 개선하는 과제라면, 조건을 몇 개로 나눠 실험하고, 결과를 비교하고, 유의미한 개선이 있으면 조건 범위를 좁혀 재실험합니다. 중간중간 결과를 정리해 보고하고, 다음 단계 진행 여부를 결정합니다.

1년 단위로 보면, 차세대 노드나 차세대 제품의 공정을 완성도까지 끌어올리는 과제가 돌아옵니다. 여러 단위공정 담당자와 소자, 설계, 수율 조직이 태스크포스를 이뤄 통합 조건을 잡고, 목표 수율과 목표 특성을 달성하면 양산 가능한 형태로 정제해 제조 조직에 이관합니다.

3년 이상 단위로 보면, 지금 하는 일의 결과가 제품으로 나옵니다. 이 시차가 이 직무의 특징이며, 눈앞의 성과가 바로 보이지 않는 환경을 견딜 수 있어야 하는 이유입니다.

### ● 5-3. Photo 공정

노광은 회로 패턴을 웨이퍼에 인쇄하는 공정으로, 반도체 미세화의 최전선입니다. JD는 이 영역을 DUV와 EUV 기반 노광 공정 개발 그리고 OPC 업무로 정의하고, High-NA EUV 같은 최신 기술로 차세대 패터닝을 선도한다고 적었습니다.

이 팀이 다루는 문제를 구체적으로 보겠습니다. 첫째는 해상력입니다. 얼마나 작은 패턴을 그릴 수 있는가의 문제로, 광원 파장과 개구수와 감광액 특성이 함께 결정합니다. 둘째는 오버레이입니다. 이전 층에 그린 패턴과 지금 그리는 패턴이 얼마나 정확히 겹치는가의 문제로, 수 나노미터 어긋남도 회로 단선이나 단락을 일으킵니다. 셋째는 초점 심도입니다. 웨이퍼 표면이 완벽히 평평하지 않으면 어떤 부분은 초점이 맞고 어떤 부분은 흐려집니다. 넷째는 확률적 결함입니다. EUV는 빛 알갱이 수가 적어 같은 조건에서도 어떤 곳은 제대로 찍히고 어떤 곳은 안 찍히는 무작위성이 생깁니다.

OPC는 이 문제들 가운데 해상력과 패턴 충실도를 계산으로 보완하는 기술입니다. 채용 공고 세부 분야에 Photo노광과 Photo트랙이 나뉘어 있는 점도 참고할 만합니다. 트랙은 감광액을 도포하고 굽고 현상하는 장비와 공정을 다루는 영역으로, 노광기 자체와는 다른 전문성을 요구합니다.

High-NA EUV 도입은 이 팀의 당면 과제입니다. 장비를 들여왔다고 바로 쓰는 것이 아니라, 어느 층에 언제 적용할지를 원가와 수율과 일정을 함께 놓고 판단해야 합니다. 그 판단을 뒷받침할 데이터를 만드는 것이 개발 조직의 일입니다.

### ● 5-4. Etch 공정

식각은 노광으로 그린 패턴을 따라 불필요한 부분을 깎아 내는 공정입니다. JD는 기술 한계를 돌파하면서 양산성을 확보할 수 있는 식각 공정을 개발하고, 차세대 장비 활용 역량을 강화해 요소 기술을 적기에 확보한다고 적었습니다.

주된 방식은 건식 식각입니다. 반응성 기체를 플라즈마 상태로 만들어 이온과 라디칼을 웨이퍼에 쏘아 깎는 방식으로, 습식 식각과 달리 방향성이 있어 수직으로 깊게 팔 수 있습니다.

이 팀이 다루는 가장 어려운 문제는 고종횡비 식각입니다. 종횡비는 구멍의 깊이를 지름으로 나눈 값인데, 3D 낸드에서 수백 층을 관통하는 구멍이나 D램의 깊은 커패시터, HBM의 TSV가 모두 여기 해당합니다. 종횡비가 커지면 여러 문제가 겹칩니다. 이온이 깊은 곳까지 도달하지 못해 아래로 갈수록 깎이는 속도가 느려지고, 옆벽이 불룩해지거나 구멍이 휘고, 반응 부산물이 빠져나오지 못해 막힙니다. 이웃한 구멍끼리 서로 끌어당겨 붙는 현상도 생깁니다.

또 하나의 과제는 선택비입니다. 깎아야 할 물질만 깎고 밑에 깔린 물질은 남겨야 하는데, 두 물질의 식각 속도 차이를 크게 만드는 것이 선택비 확보입니다. 층이 얇아질수록 이 여유가 줄어듭니다.

차세대 장비 활용 역량을 강조한 것은 이 문제들이 기존 장비로 풀리지 않기 때문입니다. 극저온 식각이나 새로운 플라즈마 소스처럼 장비 자체가 바뀌어야 하는 경우가 늘고 있습니다.

### ● 5-5. Diffusion 공정

확산 공정군은 열과 이온을 이용해 웨이퍼에 물질을 넣거나 반응시키는 일련의 공정을 묶은 것입니다. JD는 CVD, ALD, 이온주입 등을 개발해 원가 경쟁력을 높이고, 장비 효율 향상과 새로운 공정 기술로 안정적 생산 기반을 마련한다고 적었습니다. 채용 공고 세부 분야에는 CVD, Furnace, Implant가 나옵니다.

CVD는 화학기상증착입니다. 기체 상태의 원료를 웨이퍼 위에서 반응시켜 고체 박막을 만드는 방식으로, 속도가 빠르고 두꺼운 막을 쌓기 좋습니다.

ALD는 원자층증착입니다. 원료 기체를 하나씩 번갈아 넣어 원자 한 층씩 쌓는 방식으로, 자기제한 반응이라는 성질 덕분에 두께가 매우 균일합니다. 두 방식의 차이를 비유하면, CVD는 스프레이로 페인트를 뿌리는 것이고 ALD는 붓으로 한 겹씩 얇게 바르는 것입니다. 스프레이는 빠르지만 구석까지 고르게 들어가지 않고, 붓질은 느리지만 좁고 깊은 곳까지 균일합니다. 미세화가 진행되면서 좁고 깊은 구조가 늘어 ALD 비중이 계속 커졌습니다.

이온주입은 붕소나 인 같은 불순물 이온을 전기장으로 가속해 실리콘에 박아 넣는 공정입니다. 순수한 실리콘은 전기가 잘 통하지 않는데, 불순물을 넣으면 전기적 성질이 생깁니다. 얼마나 깊이, 얼마나 많이 넣느냐가 트랜지스터 특성을 결정합니다. 박아 넣는 과정에서 결정 구조가 깨지므로, 이후 열처리로 결정을 복구하고 불순물을 활성화합니다.

Furnace는 열처리 공정입니다. 웨이퍼를 고온에 두어 막을 치밀하게 만들거나 불순물을 확산시키거나 결함을 없앱니다. 온도와 시간과 분위기 기체를 어떻게 조합하느냐가 결과를 좌우하며, 열을 너무 많이 주면 앞서 만든 구조가 망가지므로 열 예산 관리가 중요합니다.

JD가 이 영역에서 원가 경쟁력과 장비 효율을 앞세운 점은 의미가 있습니다. 확산 공정은 한 번에 여러 장의 웨이퍼를 처리하는 배치 방식이 많아, 처리 시간과 장비 대수가 생산성과 곧바로 연결되기 때문입니다.

### ● 5-6. ThinFilm 공정

박막 공정은 절연막을 쌓고 금속과 금속질화막을 형성하는 일을 담당합니다. JD는 다양한 박막 공정을 개발해 기술 한계를 넘고 미래 반도체를 위한 핵심 박막 기술을 준비한다고 적었습니다. 채용 공고에는 PVD가 세부 분야로 나옵니다.

PVD는 물리기상증착입니다. 금속 덩어리에 이온을 때려 원자를 튕겨 내고 그 원자를 웨이퍼에 붙이는 방식으로, 화학 반응이 아니라 물리적으로 옮겨 붙이는 것이 차이입니다. 배선용 금속을 쌓을 때 주로 씁니다.

이 팀이 다루는 문제는 크게 세 갈래입니다. 첫째는 배선 저항입니다. 회로가 미세해지면 배선이 가늘어지고 저항이 올라가 신호가 느려지고 열이 납니다. 이를 줄이려고 더 낮은 저항의 금속이나 새로운 장벽층 구조가 연구됩니다. 둘째는 절연막의 유전율입니다. 배선 사이 절연막의 유전율이 높으면 인접 배선끼리 서로 간섭해 신호가 느려집니다. 유전율이 낮은 물질을 쓰면 좋는데, 대체로 그런 물질은 기계적으로 약해 이후 CMP 공정에서 무너집니다.

셋째는 금속질화막입니다. 금속이 주변 실리콘으로 스며들어 소자를 망가뜨리는 것을 막는 장벽 역할을 하며, 얇으면서도 확실히 막아야 하는 모순된 요구를 받습니다.

박막은 재료 지식이 가장 크게 작동하는 영역입니다. 새 물질을 쓰려면 그 물질의 결정 구조, 계면 특성, 열 안정성, 응력을 알아야 하고, 그것을 쌓을 전구체가 존재해야 하며, 쌓은 뒤 깎을 수 있어야 합니다. JD가 미래 반도체를 위한 핵심 박막 기술 준비를 명시한 것은 차세대 D램 구조와 차세대 낸드가 모두 새 박막을 요구하기 때문입니다.

### ● 5-7. C&C 공정

C&C는 CMP와 Cleaning을 묶은 영역입니다. JD는 두 공정을 연구 개발해 개발 단계부터 양산까지 일관되고 안정적인 공정을 구현한다고 적었습니다.

CMP는 화학기계연마입니다. 웨이퍼 표면을 화학 약품이 섞인 연마제와 패드로 갈아 평탄하게 만듭니다. 왜 필요한가 하면, 층을 계속 쌓다 보면 표면이 울퉁불퉁해지고, 울퉁불퉁한 바닥 위에서는 노광 초점이 맞지 않아 다음 층을 정확히 그릴 수 없기 때문입니다. 벽에 도배를 여러 겹 하려면 매번 표면을 매끈하게 다듬어야 하는 것과 같습니다.

CMP의 어려움은 균일성입니다. 웨이퍼 가운데와 가장자리가 다르게 깎이고, 넓은 패턴과 좁은 패턴이 다르게 깎이며, 물질이 다르면 깎이는 속도도 다릅니다. 목표 두께를 넘겨 깎으면 아래층이 드러나고, 덜 깎으면 남아 있어야 할 곳에 물질이 남습니다.

Cleaning은 공정 사이사이에 남은 오염물과 입자와 잔여물을 제거하는 공정입니다. 반도체 공정에서 세정은 전체 공정 횟수의 상당 부분을 차지할 만큼 자주 들어갑니다. 어려움은 제거해야 할 것만 제거하는 데 있습니다. 세정액이 너무 강하면 구조를 손상시키고, 약하면 오염이 남습니다. 미세 구조가 가늘어지면서 세정 중 구조가 쓰러져 붙는 현상도 생기며, 이를 막기 위해 초임계 건조 같은 기술이 도입됐습니다.

이 영역이 지금 특히 중요한 이유는 하이브리드 본딩 때문입니다. 구리 패드를 맞대어 붙이려면 표면이 원자 수준으로 평탄하고 오염이 없어야 하는데, 이는 곧 CMP 평탄도와 세정 수준이 접합 성공을 좌우한다는 뜻입니다. 초고단 HBM으로 가는 길목에서 C&C가 병목이 될 수 있다는 이야기가 나오는 배경입니다.

### ● 5-8. Wafer Bonding

JD는 이 영역을 차세대 메모리 제품 고도화를 위한 웨이퍼 본딩 공정과 관련 하드웨어 기술의 연구 개발로 정의했습니다. 아홉 갈래 가운데 선행 연구 성격이 가장 강한 영역입니다.

웨이퍼 본딩은 서로 다른 웨이퍼에서 각각 필요한 부분을 만든 뒤 정밀하게 정렬해 붙이는 기술입니다. 왜 이런 방식이 필요한가 하면, 한 장의 웨이퍼 위에 모든 것을 순차적으로 만들면 뒤에 오는 공정의 열이 앞서 만든 구조를 망가뜨리기 때문입니다. 따로 만들어 붙이면 각각을 최적 조건으로 만들 수 있습니다. 낸드에서 셀 어레이와 주변회로를 따로 만들어 붙이는 구조가 이미 상용화됐고, D램에서도 유사한 접근이 연구되고 있습니다.

기술적 난제는 정렬 정확도와 접합 강도입니다. 지름 300밀리미터 웨이퍼 두 장을 나노미터 수준으로 맞춰야 하는데, 웨이퍼는 공정 중 응력 때문에 미세하게 휘고 늘어납니다. 접합면에 미세 공극이 남으면 나중에 열을 받았을 때 벌어집니다. 붙인 뒤 위쪽 웨이퍼를 얇게 갈아내는 과정에서도 균일성이 요구됩니다.

JD가 공정뿐 아니라 관련 하드웨어 기술까지 명시한 점이 눈에 띕니다. 이 기술은 아직 표준 장비가 확립되지 않아, 장비 구성 자체를 함께 설계해야 하는 단계라는 뜻으로 읽힙니다.

### ● 5-9. PMA

JD는 PMA를 d-MTS 기반의 공정 평탄도와 불량 관리, 그리고 공정 완성도를 높여 제품의 안정성과 신뢰성을 확보하는 일로 설명했습니다.

이 영역은 개별 공정을 개발하는 것이 아니라, 개발 중인 공정 전반에서 발생하는 불량을 조기에 잡아내고 원인을 분석해 개발 기간을 줄이는 일을 말합니다. 개발 단계의 진단 역할이라고 이해하면 됩니다. 낸드용으로 별도 조직이 운영되기도 하며, 포도와 식각과 확산과 박막과 C&C 공정팀 그리고 기반기술센터와 긴밀히 협업합니다.

왜 별도 조직이 필요한가 하면, 불량률의 원인이 한 공정에만 있는 경우가 드물기 때문입니다. 최종 검사에서 특정 위치의 셀이 동작하지 않는다고 할 때, 원인은 노광의 오버레이일 수도, 식각의 잔류물일 수도, 박막의 결함일 수도, 세정의 미제거 입자일 수도 있습니다. 각 공정팀은 자기 공정 데이터만 보므로 전체를 가로질러 보는 조직이 있어야 원인에 빨리 도달합니다.

이 일에는 통계와 데이터 분석 역량이 특히 크게 작동합니다. 수천 개의 계측 항목과 수백 대의 장비 이력과 최종 검사 결과를 연결해 상관관계를 찾아야 하기 때문입니다. AI 도구가 가장 빠르게 스며드는 영역이기도 합니다.

### ● 5-10. R&D 장비기술

JD는 이 영역을 장비 유지 보수를 넘어 선행 요소 기술 개발 단계부터 장비 업체와 협업하고 개조와 개선을 통해 양산 이전 단계의 핵심 기술 경쟁력을 확보하는 일로 정의했습니다.

이 정의에서 중요한 것은 유지 보수를 넘어선다는 표현입니다. 양산 라인의 장비 담당이 장비를 잘 돌아가게 만드는 일이라면, R&D 장비기술은 아직 세상에 없는 공정을 돌릴 장비를 만들어 내는 일에 가깝습니다.

구체적으로는 이런 일들입니다. 새 공정에 필요한 장비 사양을 정의해 장비사에 요구합니다. 시제품 장비를 받아 실제로 원하는 결과가 나오는지 검증합니다. 부족하면 챔버 구조나 가스 배관이나 온도 제어 방식을 바꾸자고 제안하고 함께 개조합니다. 여러 장비사의 제품을 비교 평가해 도입 여부를 판단합니다.

이 일이 회사 경쟁력에 직결되는 이유는 장비가 곧 기술 격차이기 때문입니다. 같은 장비를

모두가 쓸 수 있다면 기술 격차는 조건 최적화 수준에 머무릅니다. 그러나 특정 회사만 쓸 수 있는 장비 구성이나 개조 노하우가 있으면 격차가 벌어집니다. 소부장 협력이 전략의 문제로 다뤄지는 이유이며, 박노정 CEO가 협력사 총회에서 AI 시대에도 회원사들이 경쟁력을 갖추도록 협력 기반을 다지겠다고 말한 배경이기도 합니다.

### ● 5-11. Foundry

JD는 이 영역을 SoC 파운드리 공정의 불량 원인 분석, 공정 최적화, EPM 산포 관리를 통해 파운드리 공정의 안정성과 수율을 높이는 일로 정의했습니다.

앞의 여덟 갈래가 메모리 중심이라면 이 영역은 성격이 다릅니다. 파운드리는 남의 설계를 받아 위탁 생산하는 사업으로, SK하이닉스는 SK하이닉스시스템아이씨를 통해 이 사업을 운영합니다. 메모리와 다른 점은 제품 종류가 많고 각 제품의 물량이 적다는 것입니다. 메모리는 소품종 대량 생산이라 한 공정을 극한까지 최적화하면 되지만, 파운드리는 다품종 소량이라 여러 제품 사이에서 공정을 안정적으로 유지하는 것이 과제가 됩니다.

EPM 산포 관리라는 표현을 풀겠습니다. 산포는 같은 조건으로 만들어도 웨이퍼마다, 칩마다, 로트마다 특성이 조금씩 달라지는 편차를 말합니다. EPM은 이 편차를 관리하는 지표 체계입니다. 산포가 작을수록 예측 가능성이 높아지고 수율이 올라갑니다. 파운드리에서 산포 관리가 특히 중요한 이유는 고객이 정해 준 규격을 벗어나면 곧바로 불합격이기 때문입니다.

### ● 5-12. 이해관계자 지도

R&D공정 엔지니어가 협업하는 상대를 정리하면 다음과 같습니다.

내부에서는 먼저 소자 조직입니다. 어떤 구조로 만들어야 하는지를 정하는 쪽이며, 공정 조건 변경이 소자 특성에 어떤 영향을 주는지 함께 판단합니다. 설계 조직과는 회로 구현 가능성을 놓고 협의합니다. 공정 통합 조직과는 개별 공정의 최적점이 전체 흐름에서도 최적인지를 조율합니다. 수율 조직과는 불량 데이터를 공유합니다. 기반기술센터의 계측과 분석 조직에는 단면 분석과 결함 검출을 의뢰하고 결과를 함께 해석합니다. 양산기술 조직에는 완성된 공정을 이관하며, 이관 후 초기 문제 해결을 함께합니다. 품질 조직과는 신뢰성 시험 결과를 놓고 협의하고, 구매 조직과는 소재와 장비 도입 조건을 협의합니다.

외부에서는 장비사와 소재사가 가장 잦은 상대입니다. ASML, 어플라이드머티리얼즈, 램리서치, 도쿄일렉트론, KLA 같은 글로벌 기업과 세메스, 원익IPS 같은 국내 기업의 엔지니어들이 펍 안에 상주하거나 정기적으로 들어와 함께 문제를 봅니다. 고객사와는 개발 조직이 곧바로 만나는 경우가 늘고 있습니다. 커스텀 제품 비중이 커지고 미주 지역에 HBM 전담 기술 조직이 신설된 것이 그 흐름을 보여줍니다.

여기서 공정 통합이라는 용어를 풀겠습니다. 영어로 Process Integration이며, 개별 단위공정을 하나의 완성된 칩 제조 흐름으로 통합하고 조율하는 역할입니다. 수백 단계의 공정이 서로 영향을 주기 때문에, 각 단계가 개별적으로 최적이어도 합쳐 놓으면 결과가 나쁠 수

있습니다. 오케스트라에서 각 연주자가 자기 파트를 완벽히 연주해도 지휘가 없으면 곡이 되지 않는 것과 같습니다.

### ● 5-13. 필요 역량

기술 지식으로는 다음이 요구됩니다. 반도체 소자물리는 공정 결과가 전기적 특성으로 어떻게 이어지는지를 판단하는 근거가 됩니다. 박막과 식각과 노광의 물리화학은 조건을 바꿨을 때 무엇이 달라질지 예측하는 근거가 됩니다. 재료 지식은 새 물질 도입 여부를 판단하는 근거가 됩니다. 장비 이해는 조건 구현 가능성을 판단하는 근거가 됩니다.

분석 역량으로는 통계와 실험계획법이 핵심입니다. 실험계획법은 여러 변수를 효율적으로 조합해 최소 실험으로 최대 정보를 얻는 통계 기법입니다. 공정 변수가 온도, 압력, 가스 유량, 시간, 전력 등 수십 개에 이르는 환경에서 변수 하나씩 바꿔 가며 실험하면 시간이 감당되지 않습니다. 실험계획법은 어떤 조합으로 몇 번만 실험해도 각 변수의 영향과 변수 사이 상호작용을 추정할 수 있게 해 줍니다. 요리에 비유하면, 소금과 설탕과 불 세기를 각각 따로 실험하는 대신 몇 가지 조합만 해 보고 각각의 영향과 서로 간섭하는 정도를 추정하는 방법입니다. 통계 소프트웨어와 파이썬 같은 도구 활용 능력이 함께 요구됩니다.

소프트스킬로는 데이터에 기반해 설득하는 능력이 첫손에 꼽힙니다. 자기 공정 조건을 바꾸면 다른 팀에 영향이 가므로, 왜 바뀌야 하는지를 숫자로 설명해야 합니다. 다음은 기록의 정확성입니다. 실험 결과가 미래의 참조 자료가 되므로, 조건과 결과를 빠짐없이 남기는 습관이 조직 자산이 됩니다. 다음은 실패를 견디는 힘입니다. 대부분의 실험은 원하는 결과를 주지 않으며, 그 실패를 정보로 바꾸는 사람이 성과를 냅니다. 마지막은 문헌 탐색 능력입니다. 학회 논문과 특허와 장비사 기술 자료에서 남들이 이미 시도한 것을 찾아내면 몇 달을 아낄 수 있습니다.

### ● 5-14. 성과 지표와 평가 관점

공개된 정보가 제한적이므로 산업 일반과 회사 미션 문구에서 추론하겠습니다.

첫째는 적기 개발입니다. JD가 차세대 반도체 기술을 적기에 구현한다고 명시했고, 회사 미션에도 적기 개발이 들어갑니다. 목표 시점에 목표 사양을 맞췄는지가 가장 명확한 지표입니다.

둘째는 수율과 산포입니다. 개발 단계에서 목표 수율에 도달했는지, 웨이퍼 안과 웨이퍼 사이 편차가 관리 범위에 있는지가 평가됩니다.

셋째는 원가입니다. JD 첫 문장이 비용과 기술 경쟁력을 함께 언급합니다. 비트당 원가를 낮췄는지, 공정 단계 수를 줄였는지, 장비 처리량을 높였는지가 여기 해당합니다.

넷째는 신뢰성입니다. 만들었을 때 동작하는 것과 10년 동안 동작하는 것은 다릅니다. 데이터 유지 시간, 내구성, 고온 동작 안정성 같은 항목이 규격을 만족해야 합니다.

다섯째는 기술 자산입니다. 특허 출원, 요소 기술 확보, 내부 표준화 기여가 평가에 반영되는 것이 일반적입니다.

여섯째는 이관 품질입니다. 개발한 공정이 양산 조직으로 넘어간 뒤 문제 없이 안착했는지가 결국 개발의 완성도를 보여줍니다.

### ● 5-15. 가상의 업무 흐름

구체적 상황을 하나 설정해 보겠습니다. 1c 노드 D램 개발 과정에서 특정 금속 배선층의 저항이 웨이퍼 가장자리에서만 튀는 현상이 발견됐다고 가정합니다.

첫날, PMA 조직이 전기 특성 데이터에서 이상을 발견합니다. 웨이퍼 지도를 보니 가장자리 20밀리미터 안쪽 영역에서만 저항이 목표치보다 15% 높습니다. 담당 엔지니어는 먼저 이 현상이 언제부터 나타났는지, 특정 장비에서만 나오는지 이력을 봅니다. 세 대의 증착 장비 가운데 한 대에서 처리한 웨이퍼에서 두드러진다는 사실을 확인합니다.

둘째 날, 계측 데이터를 다시 봅니다. 해당 층 박막 두께는 규격 안에 있습니다. 그렇다면 두께가 아니라 다른 요인입니다. 박막 조직 담당자와 협의해 막의 조성이나 결정성이 달라졌을 가능성을 검토하고, 기반기술의 계측 분석 조직에 단면 분석을 의뢰합니다.

며칠 뒤 분석 결과가 나옵니다. 배선 내부에 미세한 공극이 관찰되고, 아래쪽 장벽층 두께가 가장자리에서 얇습니다. 여기서 가설이 두 갈래로 갈립니다. 하나는 장벽층 증착 단계에서 가장자리 균일성이 무너졌다는 것이고, 다른 하나는 그 전 단계의 세정에서 잔류물이 남아 증착을 방해했다는 것입니다.

가설을 구분하려면 실험이 필요합니다. 실험계획법으로 조건을 나눕니다. 세정 시간을 두 수준으로, 장벽층 증착 온도를 두 수준으로, 가스 유량을 두 수준으로 조합해 웨이퍼를 나눠 투입합니다. 각 조건마다 몇 장씩 돌려 재현성을 확인합니다.

2주 뒤 결과가 나옵니다. 증착 온도를 안정화한 조건에서 가장자리 저항 편차가 절반 이하로 줄었습니다. 세정 시간은 유의한 영향이 없었습니다. 원인은 장비의 가장자리 온도 제어가 시간이 지나며 조금씩 흐트러진 것이었습니다.

원인을 찾은 뒤가 오히려 일이 많습니다. 장비사 엔지니어를 불러 온도 제어 로직 개선을 논의하고, 개조 일정과 다른 장비 적용 여부를 협의합니다. 개선된 조건을 표준 조건으로 정제하고, 관리 항목에 가장자리 온도 모니터링을 추가합니다. 실험 조건과 결과와 결론을 문서로 정리해 조직 안에 공유합니다. 이후 이 조건을 양산 조직에 이관할 때 이 문서가 근거 자료가 됩니다.

이 흐름 전체에 관통하는 것이 데이터 분석, 다부서 협업, 실험 설계, 끈기, 그리고 기록의 정확성입니다. 회사가 R&D공정의 요구 역량으로 밝힌 항목들과 정확히 겹칩니다.

### ● 5-16. AI가 바꾸고 있는 R&D공정의 일

이 대목은 2026년 현재 가장 빠르게 변하는 부분이라 따로 다룰 필요가 있습니다.

이성훈 R&D공정 담당 부사장이 세미콘 코리아 2026 기조연설 주제로 삼은 것이 AI 기반 연구개발 혁신이었습니다. 배경 논리는 이렇습니다. D램은 이미 10나노 이하 노드에 들어섰고 낸드는 3D 구조로 전환됐으며, 기술 난도는 기존 추세선을 벗어나 급격히 오르고 있습니다. 다음 세대 기술을 확보하기까지 걸리는 시간과 필요한 자원의 양도 계속 늘고 있습니다. 인력을 그만큼 늘릴 수는 없으니, 같은 인력이 더 많은 탐색을 할 수 있게 만들어야 합니다. 구체적으로 세 갈래에서 변화가 진행됩니다.

첫째는 시뮬레이션 가속입니다. TCAD는 공정과 소자를 컴퓨터로 모사하는 도구인데, 정밀 계산에 시간이 오래 걸려 시도할 수 있는 조건 수가 제한됩니다. 회사는 TCAD 기반 연구개발용 AI 솔루션을 개발하는 전담 팀을 운영하고 있으며, 물리 기반 시뮬레이션을 AI로 근사해 속도를 끌어올리는 접근을 취하고 있습니다. 계산이 빨라지면 실험 전에 훨씬 넓은 조건 공간을 훑어볼 수 있고, 실제로 웨이퍼를 투입할 조건을 좁혀 실험 횟수를 줄일 수 있습니다.

둘째는 데이터 분석 자동화입니다. 앞의 가상 사례에서 엔지니어가 며칠에 걸쳐 찾아낸 패턴을, 수천 개 계측 항목과 장비 이력을 자동으로 훑는 모델이 몇 시간에 후보로 좁혀 주는 방향입니다. PMA 영역이 가장 크게 영향을 받습니다.

셋째는 지식 접근입니다. 회사는 국가 핵심 기술을 다루는 특성상 외부 AI 서비스를 쓸 수 없어 사내망과 프라이빗 클라우드에 자체 환경을 구축했고, 반도체 전문 용어를 학습시킨 시스템을 운영하고 있습니다. 과거 실험 기록과 사내 기술 문서를 빠르게 찾아 주는 도구가 있으면 같은 실험을 반복하는 낭비가 줄어듭니다. 앞서 기록의 정확성이 왜 중요한지 설명했는데, AI 시대에는 그 중요성이 더 커집니다. 기록이 곧 학습 데이터가 되기 때문입니다.

이 변화가 직무에 주는 의미는 요구 역량의 이동입니다. 공정 지식과 물리 이해가 여전히 토대이지만, 그 위에 데이터를 다루는 능력이 얹힙니다. 회사가 채용 평가에 AI 활용 경험을 넣기 시작한 것도 같은 흐름입니다.

### ● 5-17. 세부 영역별 전공 적합성에 대한 참고

배치는 회사가 결정하므로 지원자가 고를 수 있는 문제는 아니지만, 각 영역이 어떤 배경과 잘 맞는지를 이해해 두면 직무 전체 그림이 선명해집니다.

Photo는 광학과 물리, 그리고 계산에 강한 배경이 잘 맞습니다. OPC 업무는 시뮬레이션과 알고리즘 성격이 강합니다.

Etch는 플라즈마 물리와 화학공학 배경이 잘 맞습니다. 기체 방전과 표면 반응이 핵심이기 때문입니다.

Diffusion과 ThinFilm은 재료와 신소재, 화학 배경이 잘 맞습니다. 새 물질을 다루고 그 물질의 특성을 이해해야 하기 때문입니다.

C&C는 재료와 기계, 화학이 함께 작동합니다. 연마는 기계적 접촉과 화학 반응이 동시에 일어나는 공정입니다.

Wafer Bonding은 재료와 기계 배경, 그리고 정밀 계측 경험이 유효합니다.

PMA는 통계와 데이터 분석 역량이 큰 비중을 차지합니다.

R&D 장비기술은 기계와 전기, 제어 배경이 잘 맞습니다.

Foundry는 소자와 수율 분석 배경이 잘 맞습니다.

다만 실제 조직에서는 전공보다 문제 해결 방식이 더 중요하게 작동합니다. 어느 영역에 배치되든 처음에는 모르는 것투성이이고, 배워 가며 일하는 것이 전제입니다. 회사 구성원 인터뷰에서도 입사 전 막연한 두려움이 있을 수 있으나 모르는 것은 현업 선배들이 알려 준다는 언급이 나옵니다.

### ● 5-18. 정리와 해석

R&D공정은 세 가지 특징으로 요약됩니다.

첫째, 정답이 정해지지 않은 문제를 다룹니다. 양산 조직이 정해진 조건을 지키는 일이라면, 이곳은 조건 자체를 만드는 일입니다. 그래서 실패가 일상이고, 실패에서 정보를 뽑아내는 능력이 성과를 가릅니다.

둘째, 시차가 큼니다. 오늘의 실험이 제품이 되기까지 몇 년이 걸립니다. 즉각적 보상 없이 긴 호흡으로 일하는 환경을 견뎌야 하며, 대신 자기 손으로 만든 조건이 몇 년 뒤 수백만 장의 웨이퍼에 적용되는 규모의 결과를 봅니다.

셋째, 혼자 할 수 없습니다. 인접 공정, 소자, 계측, 양산, 장비사, 소재사와 끊임없이 얽힙니다. 그래서 회사가 인재 요건에 협업능력을 명시하고, 현직자들이 의사소통을 첫 자질로 꼽습니다.

2026년 현재 이 직무가 놓인 상황은 특별합니다. 회사는 사상 최대 이익을 내고 있고, 그 이익으로 선행기술에 자원을 붓고 있으며, 동시에 기술 난도는 역사상 가장 가파르게 오르고 있습니다. 이성훈 부사장의 표현대로 변곡점입니다. 이 국면에서 공정 개발 조직의 성과는 몇 년 뒤 회사가 여전히 선두일지, 아니면 추격당한 회사가 될지를 가릅니다.

### ■ 핵심 용어·개념 정리 (Glossary)

웨이퍼. 반도체를 만드는 얇고 둥근 실리콘 원판입니다. 모든 공정이 이 위에서 진행되므로 제조의 출발점입니다.

노드. 회로 선폭의 세대를 가리키는 이름표로 D램은 1a, 1b, 1c, 1d 순으로 진화합니다. 세대가 올라갈수록 같은 면적에서 더 많은 비트가 나와 원가가 내려갑니다.

EUV와 DUV. 회로를 인쇄하는 빛의 종류로 각각 파장 13.5나노미터와 193나노미터입니다. 파장이 짧을수록 작은 패턴을 한 번에 그릴 수 있어 공정 횟수를 줄입니다.

High-NA EUV. 렌즈 개구수를 0.33에서 0.55로 키운 차세대 노광 장비입니다. 미세화 한계를 미루는 열쇠이지만 도입 원가가 매우 높아 적용 시점 판단이 중요합니다.

OPC. 빛의 회절로 뭉개질 패턴을 미리 보정해 마스크를 그리는 계산 기술입니다. 패턴이 파장보다 작아진 시대에 노광 품질을 지키는 핵심 수단입니다.

식각. 노광으로 그린 패턴을 따라 불필요한 부분을 깎아 내는 공정입니다. 3D 낸드와 TSV 처럼 깊고 좁은 구조가 늘면서 난도가 급격히 올라갔습니다.

CVD와 ALD. 각각 화학기상증착과 원자층증착으로 박막을 쌓는 방식입니다. ALD는 느리지만 좁고 깊은 곳까지 균일해 미세 구조에서 비중이 커지고 있습니다.

이온주입. 불순물 이온을 가속해 실리콘에 박아 넣어 전기적 성질을 부여하는 공정입니다. 트랜지스터 특성을 결정하는 근본 단계입니다.

CMP. 화학기계연마로 웨이퍼 표면을 원자 수준까지 평탄하게 만드는 공정입니다. 다음 층 노광의 초점을 확보하고 하이브리드 본딩의 성패를 좌우합니다.

하이브리드 본딩. 범프 없이 구리 패드를 맞대어 결합하는 접합 기술입니다. 20단 이상 초고단 HBM의 필수 기술로 꼽히며 평탄도와 청정도가 관건입니다.

TSV. 실리콘관통전극으로 칩을 위아래로 뚫어 층 사이를 곧장 잇는 기술입니다. HBM의 대역폭을 만들어 내는 물리적 토대입니다.

HBM. D램을 수직으로 쌓아 대역폭을 극대화한 메모리입니다. AI 가속기의 필수 부품이자 SK하이닉스 실적의 핵심입니다.

MR-MUF. 쌓은 칩을 한 번에 접합하고 빈 공간을 보호재로 채우는 SK하이닉스의 패키징 방식입니다. 생산성과 방열에서 우위를 만든 기술 자산입니다.

QLC. 낸드 셀 하나에 4비트를 담는 방식입니다. 비트당 원가를 낮춰 AI 데이터센터용 대용량 저장에 적합합니다.

수율. 투입 웨이퍼에서 정상 동작하는 칩이 나오는 비율입니다. 원가와 이익을 결정하는 가장 중요한 지표입니다.

산포와 EPM. 산포는 같은 조건에서도 생기는 특성 편차이고 EPM은 이를 관리하는 지표 체계입니다. 편차가 작을수록 수율과 예측 가능성이 올라갑니다.

실험계획법. 여러 변수를 효율적으로 조합해 최소 실험으로 최대 정보를 얻는 통계

기법입니다. 변수가 수십 개인 공정 개발에서 시간을 아끼는 필수 도구입니다.

공정 통합. 개별 단위공정을 하나의 제조 흐름으로 통합하고 조율하는 역할입니다. 각 공정의 최적점이 전체의 최적점과 다를 때 균형을 잡습니다.

IDM, 파운드리, 팹리스. 설계와 제조를 모두 하는 회사, 위탁 생산만 하는 회사, 설계만 하는 회사를 뜻합니다. 메모리는 전통적으로 IDM 구조가 지배적입니다.

캐팩스. 설비 투자를 뜻하며 메모리 사이클의 공급량을 결정하는 변수입니다. 투자 결정에서 가동까지 몇 년이 걸리므로 판단 시점의 시황과 가동 시점의 시황이 어긋나는 위험이 상존합니다.

### ■ 참고 레퍼런스 (References)

**TrendForce, 2026년 3분기 메모리 가격 전망 —**

<https://www.trendforce.com/presscenter/news/20260703-13134.html>

**TrendForce, 2026년 1분기 메모리 가격 전망 —**

<https://www.trendforce.com/presscenter/news/20260202-12911.html>

**TrendForce, 400단 낸드 경쟁과 삼성·SK하이닉스·키옥시아 로드맵 —**

<https://www.trendforce.com/news/2026/06/12/news-the-race-to-400-layer-nand-roadmaps-and-key-technologies-driving-samsung-sk-hynix-and-kioxia/>

**TrendForce, 키옥시아·샌디스크의 AI 낸드 경쟁과 협력 —**

<https://www.trendforce.com/news/2026/01/29/news-second-tier-no-more-kioxia-and-sandisk-balance-alliance-and-rivalry-in-ai-nand-race/>

**Counterpoint Research, 글로벌 D램·HBM 시장 점유율 분기 데이터 —**

<https://korea.counterpointresearch.com/global-dram-and-hbm-market-share-quarterly/>

**SemiAnalysis, 중국 CXMT의 D램 도전 —**

<https://newsletter.semianalysis.com/p/chinas-cxmt-is-set-to-challenge-dram>

**CNBC, CXMT 상하이 상장과 메모리 3강 도전 —**

<https://www.cnbc.com/2026/07/31/cxmts-sk-hynix-samsung-micron-memory-chip.html>

**한국경제, 광노정 CEO 풀 스택 AI 메모리 크리에이터 비전 발표 —**

<https://www.hankyung.com/article/202511039964P>

**파이낸셜뉴스, 2026 지속가능경영보고서 채용 규모와 이직률 —**

<https://www.fnnews.com/news/202606251817420875>

**SK hynix Newsroom, 2026년 2분기 경영실적** — <https://news.skhynix.co.kr/q2-2026-business-results/>

**SK hynix Newsroom, 2026년 조직개편 및 임원인사** — <https://news.skhynix.co.kr/executive-personnel-and-organizational-reorganization-2026/>

**SK hynix Newsroom, 2026년 박노정 대표이사 사장 신년사** — <https://news.skhynix.co.kr/2026-new-year-message/>

**SK hynix Newsroom, 세미콘 코리아 2026 AI 기반 R&D 혁신 발표** — <https://news.skhynix.co.kr/semicon-korea-2026/>

**SK hynix Newsroom, 중장기 투자 전략(용인·청주·서남권)** — <https://news.skhynix.co.kr/fact-05/>

**SK hynix Talent Hub, R&D공정 구성원 인터뷰** — <https://talent.skhynix.com/hub/ko/job/interview/5>